

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2001-311956

(43) Date of publication of application : 09.11.2001

(51) Int. Cl.

G02F 1/1343
G02F 1/13
G02F 1/1333
G02F 1/1335
G02F 1/1368
G02F 1/139
H01L 21/3205

(21) Application number : 2001-074145 (71) Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22) Date of filing : 09.06.2000 (72) Inventor : YAMAKITA HIROFUMI
KUMAKAWA KATSUHIKO
INOUE KAZUO
SHIODA AKINORI
SATO ICHIRO
SATANI YUJI
KIMURA MASANORI
ASADA SATOSHI

(30) Priority

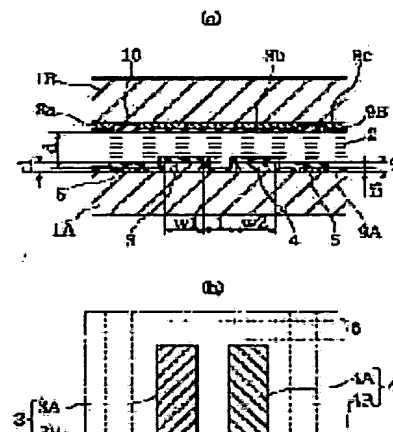
Priority number : 11164891	Priority date : 11.06.1999	Priority country : JP
11200101	14.07.1999	
11303662	26.10.1999	JP
2000023687	01.02.2000	JP
		JP

(54) LIQUID CRYSTAL DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a lateral field system liquid crystal display device realizing high picture quality such as a wide viewing angle, a high-speed response, and high brightness.

SOLUTION: This liquid crystal display device is provided with an array substrate 1A on which a common electrode 3, pixel electrodes 4, scanning signal lines 6, video signal lines 5, and semiconductor switching elements 7 are formed, a counter substrate 1B, and a liquid crystal layer 2 held between the array substrate and the counter



substrate. A line width of at least either the common electrode 3 or the pixel electrodes 4 is larger than a gap between the common electrode and the pixel electrode 4, and a film thickness of at least either the common electrode 3 and the pixel electrode 4 is thicker than that of at least either the scanning signal line 6 or the video signal line 5.

LEGAL STATUS

[Date of request for examination] 15.03.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3270762

[Date of registration] 18.01.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) ; 1998, 2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-311956

(P2001-311956A)

(43) 公開日 平成13年11月9日 (2001.11.9)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

G 0 2 F 1/1343

G 0 2 F 1/1343

1/13

5 0 0

1/13

5 0 0

1/1333

5 0 0

1/1333

5 0 0

1/1335

5 0 0

1/1335

5 0 0

5 0 5

5 0 5

審査請求 有 請求項の数48 O L (全 26 頁) 最終頁に続く

(21) 出願番号 特願2001-74145(P2001-74145)
 (62) 分割の表示 特願2000-174100(P2000-174100)の
 分割
 (22) 出願日 平成12年6月9日(2000.6.9)
 (31) 優先権主張番号 特願平11-164891
 (32) 優先日 平成11年6月11日(1999.6.11)
 (33) 優先権主張国 日本(J P)
 (31) 優先権主張番号 特願平11-200101
 (32) 優先日 平成11年7月14日(1999.7.14)
 (33) 優先権主張国 日本(J P)
 (31) 優先権主張番号 特願平11-303662
 (32) 優先日 平成11年10月26日(1999.10.26)
 (33) 優先権主張国 日本(J P)

(71) 出願人 000005821
 松下電器産業株式会社
 大阪府門真市大字門真1006番地
 (72) 発明者 山北 裕文
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (72) 発明者 熊川 克彦
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (74) 代理人 100101823
 弁理士 大前 要

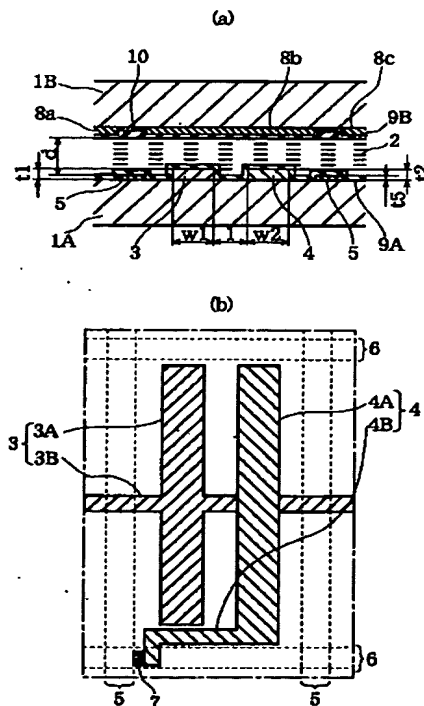
最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】 (修正有)

【課題】 広視野角、高速応答かつ高輝度等の高画質を実現する横電界方式の液晶表示装置を提供する。

【解決手段】 液晶表示装置は、共通電極3、画素電極4、走査信号線6、映像信号線5及び半導体スイッチング素子7を形成したアレイ基板1Aと、対向基板1Bと、前記アレイ基板と前記対向基板との間に挟持された液晶層2とを備える。共通電極3及び画素電極4の少なくとも何れか一方の線幅は、前記共通電極と前記画素電極との間の間隙よりも大きく、かつ、共通電極3及び画素電極4の少なくとも何れか一方の膜厚は、走査信号線6及び映像信号線5の少なくとも何れか一方の膜厚よりも大きい。



【特許請求の範囲】

【請求項 1】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極及び前記画素電極の少なくとも何れか一方の線幅は、前記共通電極と前記画素電極との間の間隙よりも大きいことを特徴とする液晶表示装置。

【請求項 2】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極及び前記画素電極の少なくとも何れか一方の膜厚は、前記走査信号線及び映像信号線の少なくとも何れか一方の膜厚よりも大きいことを特徴とする液晶表示装置。

【請求項 3】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極及び前記画素電極の少なくとも何れか一方の線幅は、前記共通電極と前記画素電極との間の間隙よりも大きく、かつ、前記共通電極及び前記画素電極の少なくとも何れか一方の膜厚は、前記走査信号線及び映像信号線の少なくとも何れか一方の膜厚よりも大きいことを特徴とする液晶表示装置。

【請求項 4】 前記共通電極及び前記画素電極の少なくとも何れか一方は、透明導電層から構成されたことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】 前記共通電極及び前記画素電極の少なくとも何れか一方は、少なくとも 2 種類の導電層から構成されたことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 6】 前記共通電極及び前記画素電極の少なくとも何れか一方は、少なくとも 2 種類の異なる光学特性を有する透明導電体から構成されたことを特徴とする請求項 5 記載の液晶表示装置。

【請求項 7】 前記共通電極及び前記画素電極の少なくとも何れか一方は、絶縁層とその表面に形成された導電層とから構成されたことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 8】 前記共通電極及び前記画素電極の少なくとも何れか一方は、透明絶縁層とその表面に形成された透明導電層とから構成されたことを特徴とする請求項 6 記載の液晶表示装置。

【請求項 9】 前記共通電極と前記画素電極との間の電極間隙は、少なくとも前記アレイ基板と前記対向基板との間の間隙よりも小さくしたことを特徴とする請求項 4 記載の液晶表示装置。

【請求項 10】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極と前記画素電極の一部または全部が非晶質の透明導電膜からなることを特徴とする液晶表示装置。

【請求項 11】 前記共通電極と前記画素電極の一部または全部が非晶質の透明導電膜からなることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 12】 前記透明導電膜の膜厚は 1500 Å 以上であることを特徴とする請求項 10 記載の液晶表示装置。

【請求項 13】 前記アレイ基板及び前記対向基板の少なくとも何れか一方が、樹脂製であることを特徴とする請求項 10 記載の液晶表示装置。

【請求項 14】 共通電極と画素電極の少なくとも一部が非晶質の透明導電膜からなる液晶表示装置を製造する方法であって、前記透明導電膜は 100℃ 以下で成膜することを特徴とする液晶表示装置の製造方法。

【請求項 15】 透明導電膜を H_2O または H_2 を添加して無加熱成膜することを特徴とする請求項 14 記載の液晶表示装置の製造方法。

【請求項 16】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極と前記画素電極の少なくとも一方は、絶縁層を介して異なる層に形成された配線部と電極部ととなり、前記電極部が透明導電層で構成されたことを特徴とする液晶表示装置。

【請求項 17】 前記共通電極の配線部が前記走査信号線と同一プロセスで形成されたことを特徴とする請求項 16 記載の液晶表示装置。

【請求項 18】 前記画素電極の配線部が前記映像信号線と同一プロセスで形成されたことを特徴とする請求項 16 記載の液晶表示装置。

【請求項 19】 前記共通電極及び前記画素電極を構成する電極部の各々の線幅と、前記共通電極と前記画素電極とを構成する電極部間の間隙は、その一方もしくは両方が、前記アレイ基板と前記対向基板との間の間隙と略同じか、もしくは小さいことを特徴とする請求項 16 記

載の液晶表示装置。

【請求項 20】 透明導電層で形成された前記電極部の線幅は、電極部を非透過形導電層で形成する場合と比較して、電極部の線幅が異なることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 21】 透明導電層で形成された前記電極部の線幅は、電極部を非透過形導電層で形成する場合と比較して、電極部の線幅が大きいことを特徴とする請求項 20 記載の液晶表示装置。

【請求項 22】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にはほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極の一部と前記映像信号線は、基板面に直交する方向から見た場合に、各々の形成パターンの位置が相互に重なり合うよう絶縁層を介して積層された積層形共通電極と積層形映像信号線であり、前記共通電極及び前記画素電極を構成する電極部の各々の線幅と、前記共通電極と前記画素電極とを構成する電極部間の間隙は、その一方もしくは両方が、前記アレイ基板と前記対向基板との間の間隙と略同じか、もしくは小さいことを特徴とする液晶表示装置。

【請求項 23】 前記積層形電極の少なくとも一方は、配線部と電極部とからなり、前記電極部が透明導電層で構成されたことを特徴とする請求項 22 記載の液晶表示装置。

【請求項 24】 前記積層形電極は配線部と電極部とからなり、前記配線部が前記走査信号線あるいは前記映像信号線と同一プロセスで形成されたことを特徴とする請求項 22 記載の液晶表示装置。

【請求項 25】 前記積層形共通電極のうち、前記積層形映像信号線の直上の電極部を含む層は、非透過形導電層で形成したことを特徴とする請求項 22 記載の液晶表示装置。

【請求項 26】 前記積層形共通電極のうち、前記積層形映像信号線の直上の電極部を含む層は、それ以外の共通電極を形成した層と異なる層に形成したことを特徴とする請求項 22 記載の液晶表示装置。

【請求項 27】 前記積層形共通電極または前記積層形画素電極の少なくとも一方が、前記絶縁層のアレイ基板側に形成されたことを特徴とする請求項 22 記載の液晶表示装置。

【請求項 28】 共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にはほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、

前記共通電極の一部と上記映像信号線は、基板面に直交する方向から見た場合に、各々の形成パターンの位置が相互に重なり合うよう絶縁層を介して積層された積層形共通電極と積層形映像信号線であり、前記積層形共通電極のうち、前記積層形映像信号線の直上の電極部の線幅は、他の共通電極の電極部の線幅と異なることを特徴とする液晶表示装置。

【請求項 29】 前記共通電極及び前記画素電極を構成する電極部の各々の線幅は、透明導電層で形成した電極部上の液晶分子が前記共通電極と前記画素電極との間で発生する電界によって変調が可能な線幅であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 30】 前記共通電極及び前記画素電極を構成する電極部の各々の線幅は、前記アレイ基板と前記対向基板との間の間隙の 2 倍以下であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 31】 前記共通電極及び前記画素電極を構成する電極部の各々の線幅は、 $3\mu\text{m}$ 以上 $8\mu\text{m}$ 以下であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 32】 前記液晶層の液晶材料は誘電率異方性 $\Delta\epsilon$ が +8 以上であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 33】 前記液晶層の液晶材料はベンドの弾性定数 K_{33} が 18 (pN) 以下であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 34】 前記液晶層の位相差 $\Delta n \cdot d$ (リタレーション) が $200 \sim 600\text{ nm}$ であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 35】 前記液晶層はシアノ系化合物を含有する液晶材料であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 36】 前記液晶層はシアノ系化合物の含有率が 35% 以下の液晶材料であることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 37】 前記共通電極及び前記画素電極を構成する電極部は、画素内に少なくとも一つの屈曲部を有する屈曲形であることを特徴とする請求項 1 から請求項 16 のいずれかに記載の液晶表示装置。

【請求項 38】 前記映像信号線は、前記共通電極及び前記画素電極を構成する電極部の屈曲形状と略同じ屈曲角を有する屈曲形であることを特徴とする請求項 35 記載の液晶表示装置。

【請求項 39】 前記半導体スイッチング素子はチャネルエッチ形薄膜トランジスタであることを特徴とする請求項 16 記載の液晶表示装置。

【請求項 40】 前記半導体スイッチング素子の一部はポリシリコンで形成されたことを特徴とする請求項 16 記載の液晶表示装置。

【請求項 41】 アクティブマトリックス基板に非透過形導電体を形成し共通電極の一部または全部と走査信号

線からなる第1電極群を所定の形状にパターン形成する工程と、

前記第1電極群が形成されたアクティブマトリックス基板上に第1絶縁層を形成する工程と、前記第1絶縁層の所定部分上に半導体層を形成する工程と、前記第1絶縁層及び半導体層の上に非透過形導電体を形成し映像信号線と画素電極の一部または全部からなる第2電極群を所定の形状にパターン形成する工程と、前記第2電極群までが形成されたアクティブマトリックス基板上に第2絶縁層を形成する工程と、前記第2絶縁層の上に透明導電体を形成し共通電極の一部及び／または画素電極の一部からなる第3電極群を所定の形状にパターン形成する工程と、を含むことを特徴とする液晶表示装置の製造方法。

【請求項42】 アクティブマトリックス基板に非透過形導電体を形成し共通電極の一部または全部と走査信号線からなる第1電極群を所定の形状にパターン形成する工程と、

前記第1電極群が形成されたアクティブマトリックス基板上に第1絶縁層を形成する工程と、

前記第1絶縁層の所定部分上に半導体層を形成する工程と、

前記第1絶縁層及び半導体層の上に非透過形導電体を形成し映像信号線と画素電極の一部または全部からなる第2電極群を所定の形状にパターン形成する工程と、

前記第2電極群までが形成されたアクティブマトリックス基板上に第2絶縁膜を形成する工程と、

前記第2絶縁膜の上に透明導電体を形成し共通電極及び画素電極のいずれか一方の一部からなる第3電極群を所定の形状にパターン形成する工程と、

前記第3電極群までが形成されたアクティブマトリックス基板上に第3絶縁層を形成する工程と、

前記第3絶縁層の上に透明導電体を形成し共通電極及び画素電極のうち残りの一方の一部からなる第4電極群を所定の形状にパターン形成する工程と、

を含むことを特徴とする液晶表示装置の製造方法。

【請求項43】 前記第3電極群を所定のパターンに形成する工程の後に、第3絶縁層を形成する工程を含むことを特徴とする請求項41記載の液晶表示装置の製造方法。

【請求項44】 前記第4電極群を所定のパターンに形成する工程の後に、第4絶縁層を形成する工程を含むことを特徴とする請求項42記載の液晶表示装置の製造方法。

【請求項45】 前記第3絶縁層あるいは第4絶縁層は、 SiN_x 系材料で構成されたことを特徴とする請求項43記載の液晶表示装置の製造方法。

【請求項46】 前記第3絶縁層あるいは第4絶縁層

$$\tau_{\text{rise}} = \gamma l / (\epsilon_0 \Delta \epsilon E^2 - \pi^2 K_2 / d^2) \quad \dots (1)$$

$$\tau_{\text{fall}} = \gamma l d^2 / \pi^2 K_2 = \gamma l / \epsilon_0 \Delta \epsilon E c^2 \quad \dots (2)$$

は、感光性樹脂材料で構成されたことを特徴とする請求項43記載の液晶表示装置の製造方法。

【請求項47】 前記第3絶縁層あるいは第4絶縁層は、 SiO_2 系材料で構成されたことを特徴とする請求項43記載の液晶表示装置の製造方法。

【請求項48】 前記 SiO_2 系材料に Sb_2O_5 系微粒子が添加されていることを特徴とする請求項47記載の液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその製造方法に関し、特に広視野角かつ高速応答が得られる液晶表示装置及びその製造方法に関するものである。

【0002】

【従来の技術】（第1の従来技術）図23(a)(b)は従来の液晶パネル内での液晶の動作を示す側断面図であり、図23(c)(d)はその正面図を表す。図23ではアクティブ素子を省略してある。また、ストライプ状の電極を構成して複数の画素を形成するが、ここでは一画素の部分を示している。

【0003】電圧無印加時のセル側断面を図23(a)に、その時の正面図を図23(c)に示す。透明な一対の基板の内側に線状の電極103、104が形成され、その上に配向制御膜106が塗布及び配向処理されている。間には液晶組成物が挟持されている。棒状の液晶分子105は、電圧無印加時にはストライプ状のY電極の長手方向に対して若干の角度、即ち $45^\circ \leq |\phi_{\text{LC}}| < 90^\circ$ 、(ϕ_{LC} : 界面近傍での液晶分子長軸(光学軸)方向のなす角)を持つように配向されている。上下界面上での液晶分子配向方向はここでは平行としている。また、液晶組成物の誘電異方性は正を想定している。

【0004】次に、電界109を印加すると図23(b)(d)に示したように電界方向に液晶がその向きを変える。偏光板102を所定角度108に配置することで電圧印加によって光透過率を変えることが可能となる。このようにして透明電極がなくともコントラストを与える表示が可能である。

【0005】しかしながら、このような横電界方式の液晶表示装置では、ネマティック液晶の電場に対する応答が遅いのに加え、図23に示すようなストライプ状など独特の電極構造であり、電界が液晶に印加されにくいため、応答速度が遅いという問題があった。

【0006】横電界方式における液晶の立ち上がり τ_{rise} 及び立ち下がり時間 τ_{fall} は、特開平7-225388号公報に示されるような次式で表される。

【0007】

ここで、 γ 1は粘性係数、 K 2はツイストの弾性定数、 d はセルギャップ、 $\Delta\epsilon$ は誘電異方性、 ϵ_0 は真空の誘電率、 E は電界強度、 E_c はしきい値電界を示す。

【0008】上記第1式及び第2式より、横電界方式における液晶表示装置を高速応答にするには、セルギャップ d を小さくしたり、粘性係数 γ 1が小さく高誘電率の液晶材料（例えばシアノ系液晶など）を使用したり、あるいは電界強度 E を大きくするために駆動電圧を大きくする手段がとられている。

【0009】（第2の従来技術）図24は、特開平9-236820号公報に開示された横電界印加方式の液晶表示装置の断面図である。なおここに、横電界印加方式とは、透明基板の一方の内面に画素電極と対向電極の双方を同一面上に形成し、これら同一面上に形成した画素電極と対向電極間に電位を与え、透明基板の板面と平行する方向の横電界を液晶に印加して液晶分子の配列を制御する方式であり、これにより装置の表示の視野角依存性の改善を図るものである。

【0010】図24(a)は、ソースバスライン（映像信号線）に直交する方向かつ後に説明する半導体スイッチング素子がない部分の上下方向（基板面に直交する方向）断面を示し、図24(b)は同じく半導体スイッチング素子の存在する部分の断面を示し、図24(c)はソースバスラインに平行方向かつ半導体スイッチング素子の存在する部分の断面を示す。

【0011】図24において、201aは下部の、201bは上部の透明基板である。202は、対向電極である。203aは、ゲート電極である。204は、ソースバスラインである。205は、画素電極、205aは、その延長端部である。206は、半導体スイッチング素子である。207は、液晶層である。208aは下部の、208bは上部の配向膜である。209は透明絶縁層である。

【0012】図24に示すように、この液晶表示装置においては、2枚の透明基板201aと201bが相対向して配置され、その対向面間に配向膜を介して液晶が封入されており、更に配向膜が液晶層の上下両面に接して液晶分子を所定の配向に整列させる点は従来広く採用されているものと同じである。

【0013】ただし、アレイ基板すなわち電極を形成する側の透明基板、この装置では201a側には配向膜208aと透明基板201aとの間に透明絶縁層209が配置され、この透明絶縁層によってソースバスラインと対向電極との間及びソースバスラインと画素電極との間をそれぞれ絶縁し、併せて対向電極とソースバスラインの位置を本装置の使用者から見て（本装置の使用者が表示面を見る場合に）重ね合わせて配置することが可能な構造となっている点に特徴がある。

【0014】このようにすれば、電極の存在によって発生する遮光部分の面積を小さくすることが可能となり、

画素部分の開口率が高まるため、画面全体の輝度が向上する。

【0015】

【発明が解決しようとする課題】（第1の従来技術の課題）しかしながら、上記のような第1の従来例である液晶表示装置の場合、以下のような課題が残されていた。

【0016】（1）セルギャップを小さくすると、液晶を注入するのに要する時間が長くなり製造に要する時間が長くなる。また、ギャップの精度ばらつきによるムラが目立ちやすくなる。

【0017】（2）フッ素系液晶材料に替え、シアノ系液晶材料を使用したり添加率を増加すると、耐熱・耐光性が不安定になりコントラストの部分的な異常やフリッカなどの表示不良につながる可能性がある。

【0018】（3）駆動電圧を大きくすると、消費電力が大きくなるばかりでなく、従来使用していた駆動用ICが使えなくなり専用の駆動用ICが必要になる。

【0019】（4）透過率を向上するために、画素電極あるいは共通電極にITOなどの透明電極を使用し、且つ応答速度の向上をも図ろうとすると、より厚い膜を形成する必要がある。しかしながら、このような厚い膜を形成しようとするれば、微小な結晶の堆積により透過率が低下するとともに、膜表面が粗くなり、そのため光散乱値が増加して光利用効率が低下してしまう。

【0020】（第2の従来技術の課題）しかしながら、上記のような第2の従来例である液晶表示装置の場合、以下のような課題が残されていた。

【0021】（1）画素部に形成された画素電極、対向電極が非透過形導電層である場合、その部分で光を透過しないので開口率が低下してしまう。また、画素電極、対向電極を透明導電層で形成しても、従来の電極構成、液晶材料の組み合わせでは電極上の電界強度は微弱であるため、光はほとんど透過しないので実質開口率の向上は望めない。

【0022】（2）ゲート電極（走査信号線）と対向電極を同一プロセスで形成すれば、製造プロセスが簡略化されるが、各々の電極は近接しているため電氣的短絡が発生し、歩留まり低下の原因になる。

【0023】（3）ソースバスライン（映像信号線）直上にも対向電極を設けることにより、ソースバスライン（映像信号線）直上に設けた対向電極以外の大部分の対向電極と画素電極で形成される電界分布にも影響を及ぼす。

【0024】（4）ソースバスライン（映像信号線）直上の対向電極と画素電極で形成される電界分布は、それ以外の対向電極と画素電極で形成される電界分布と異なるため、輝度ムラ、あるいは色付きが発生する要因となる。

【0025】本発明は、上記課題を解決し、液晶材料の変更やセルギャップの狭小化、あるいは駆動電圧を大き

くすることなく、広視野角で高速応答かつ高輝度等の高画質が得られる液晶表示装置及びその製造方法を提供することを目的とする。

【0026】

【課題を解決するための手段】上記目的を達成するため、本発明のうち請求項1記載の発明は、共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極及び前記画素電極の少なくとも何れか一方の線幅は、前記共通電極と前記画素電極との間の間隙よりも大きいことを特徴とする。

【0027】上記の如く、電極の線幅を、共通電極と前記画素電極との間の間隙（電極間隔）よりも大きくすることにより、実質的に電極間隔が従来よりも狭くなる。この結果、電界の立ち上がりが電極内部側まで拡がり、電極端近傍での電界強度が大きくなるため、応答速度が向上する。

【0028】また、本発明は、共通電極及び画素電極の少なくとも何れか一方の膜厚を、走査信号線及び映像信号線の少なくとも何れか一方の膜厚よりも大きくする場合もある。

【0029】このようにしても、電界の立ち上がりが電極内部側まで拡がり、応答速度が向上する。

【0030】また、本発明は、共通電極及び前記画素電極の少なくとも何れか一方の線幅を、共通電極と画素電極との間の間隙よりも大きく、かつ、共通電極及び前記画素電極の少なくとも何れか一方の膜厚を、走査信号線及び映像信号線の少なくとも何れか一方の膜厚よりも大きくする場合もある。

【0031】このような構成であれば、線幅を大きくした場合の上記効果と、膜厚を大きくした場合の上記効果を単に加えた以上の相乗的な効果が得られる。

【0032】また、本発明は共通電極及び前記画素電極の少なくとも何れか一方を透明導電層から構成してもよい。

【0033】上記したように、電極間隔を狭くしたり、電極の厚みを大きくしたりすれば、電界分布が電極上にまで拡がる。従って、不透明電極に代えて透明電極を使用すれば、電極直上を表示部として使用することが可能となり、透過率の向上を図ることができる。

【0034】また、本発明は共通電極及び画素電極の少なくとも何れか一方を、少なくとも2種類の導電層から構成してもよい。

【0035】また、本発明は、共通電極及び画素電極の少なくとも何れか一方は、少なくとも2種類の異なる光学特性を有する透明導電体から構成されている場合もある。

【0036】また、本発明は、共通電極及び画素電極の少なくとも何れか一方は、絶縁層とその表面に形成された導電層とから構成されている場合もある。

【0037】また、本発明は、共通電極及び画素電極の少なくとも何れか一方は、透明絶縁層とその表面に形成された透明導電層とから構成されている場合もある。

【0038】また、本発明は、共通電極と画素電極との間の電極間隙は、少なくとも前記アレイ基板と前記対向基板との間の間隙よりも小さくする場合もある。

【0039】また、本発明は、共通電極と画素電極の一部または全部が非晶質の透明導電膜からなる場合もある。透明導電膜の膜厚は1500Å以上としてもよい。

【0040】アレイ基板及び対向基板の少なくとも何れか一方は、樹脂製であってもよい。

【0041】また、本発明は、共通電極と画素電極の少なくとも一部が非晶質の透明導電膜からなる液晶表示装置を製造する方法であって、前記透明導電膜は100℃以下で成膜することを特徴とする。

【0042】透明導電膜をH2OまたはH2を添加して無加熱成膜するようにしてもよい。

【0043】また、本発明は、共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極と前記画素電極の少なくとも一方は、絶縁層を介して異なる層に形成された配線部と電極部とからなり、前記電極部が透明導電層で構成されたことを特徴とする。

【0044】このように電極部を透明導電層で形成することにより、画素電極・共通電極が積層型の液晶表示装置において、透過率を従来よりも大きくすることができる。

【0045】共通電極の配線部が走査信号線と同一プロセスで形成される場合もあり、画素電極の配線部が映像信号線と同一プロセスで形成される場合もある。

【0046】共通電極及び画素電極を構成する電極部の各々の線幅と、共通電極と画素電極とを構成する電極部間の間隙は、その一方もしくは両方が、アレイ基板と対向基板との間の間隙と略同じか、もしくは小さい場合であってもよい。

【0047】また、透明導電層で形成された電極部の線幅は、非透過形導電層で作製するときの電極部の線幅に拘束される必要はなく、異なる値を用いればよい。特に、透明導電層の電極部線幅は、非透過形導電層の電極部線幅として通常使用されている値より大きくするのが望ましい。このようにすれば、透過率をより大きくすることが可能となる。

【0048】また、本発明は、共通電極、画素電極、走

査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極の一部と前記映像信号線は、基板面に直交する方向から見た場合に、各々の形成パターンの位置が相互に重なり合うよう絶縁層を介して積層された積層形共通電極と積層形映像信号線であり、前記共通電極及び前記画素電極を構成する電極部の各々の線幅と、前記共通電極と前記画素電極とを構成する電極部間の間隙は、その一方もしくは両方が、前記アレイ基板と前記対向基板との間の間隙と略同じか、もしくは小さいことを特徴とする。

【0049】本発明は、積層形電極の少なくとも一方が、配線部と電極部とからなり、前記電極部が透明導電層で構成されている場合もある。

【0050】また、積層形電極は、配線部と電極部とからなり、配線部が走査信号線あるいは前記映像信号線と同一プロセスで形成されてもよい。

【0051】また、積層形共通電極のうち、積層形映像信号線の直上の電極部を含む層は、非透過形導電層で形成されている場合もある。

【0052】また、積層形共通電極のうち、積層形映像信号線の直上の電極部を含む層は、それ以外の共通電極を形成した層と異なる層に形成されている場合もある。

【0053】また、積層形共通電極または前記積層形画素電極の少なくとも一方が、前記絶縁層のアレイ基板側に形成されていてもよい。

【0054】また、本発明は、共通電極、画素電極、走査信号線、映像信号線及び半導体スイッチング素子を形成したアレイ基板と、対向基板と、前記アレイ基板と前記対向基板との間に挟持された液晶層とを備え、前記画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させて液晶を調光駆動する液晶表示装置であって、前記共通電極の一部と上記映像信号線は、基板面に直交する方向から見た場合に、各々の形成パターンの位置が相互に重なり合うよう絶縁層を介して積層された積層形共通電極と積層形映像信号線であり、前記積層形共通電極のうち、前記積層形映像信号線の直上の電極部の線幅は、他の共通電極の電極部の線幅と異なることを特徴とする。

【0055】本発明は、共通電極及び前記画素電極を構成する電極部の各々の線幅が、透明導電層で形成した電極部上の液晶分子が共通電極と画素電極との間で発生する電界によって変調が可能な線幅である場合もある。

【0056】また、共通電極及び画素電極を構成する電極部の各々の線幅が、アレイ基板と対向基板との間の間隙の2倍以下であってもよい。

【0057】また、共通電極及び前記画素電極を構成す

る電極部の各々の線幅が、 $3\mu\text{m}$ 以上 $8\mu\text{m}$ 以下であってもよい。

【0058】また、液晶層の液晶材料は誘電率異方性 $\Delta\epsilon$ が+8以上である場合もあるし、バンドの弾性定数 K_{33} が $18(\text{pN})$ 以下である場合もある。更に、液晶層の位相差 $\Delta n \cdot d$ （リタデーション）が $200\sim 600\text{nm}$ である場合もある。

【0059】液晶層はシアノ系化合物を含有する液晶材料であってもよく、シアノ系化合物は含有率が35%以下であるのが好ましい。

【0060】また、共通電極及び前記画素電極を構成する電極部は、画素内に少なくとも一つの屈曲部を有する屈曲形であってもよく、映像信号線は、前記共通電極及び前記画素電極を構成する電極部の屈曲形状と略同じ屈曲角を有する屈曲形であってもよい。

【0061】半導体スイッチング素子はチャネルエッチ形薄膜トランジスタである場合もある。

【0062】また、半導体スイッチング素子の一部はポリシリコンで形成されている場合もある。

【0063】また、本発明は、液晶表示装置の製造方法であって、アクティブマトリックス基板に非透過形導電体を形成し共通電極の一部または全部と走査信号線からなる第1電極群を所定の形状にパターン形成する工程と、前記第1電極群が形成されたアクティブマトリックス基板上に第1絶縁層を形成する工程と、前記第1絶縁層の所定部分上に半導体層を形成する工程と、前記第1絶縁層及び半導体層の上に非透過形導電体を形成し映像信号線と画素電極の一部または全部からなる第2電極群を所定の形状にパターン形成する工程と、前記第2電極群までが形成されたアクティブマトリックス基板上に第2絶縁層を形成する工程と、前記第2絶縁層の上に透明導電体を形成し共通電極の一部及び／または画素電極の一部からなる第3電極群を所定の形状にパターン形成する工程と、を含むことを特徴とする。

【0064】また、本発明の製造方法は、アクティブマトリックス基板に非透過形導電体を形成し共通電極の一部または全部と走査信号線からなる第1電極群を所定の形状にパターン形成する工程と、前記第1電極群が形成されたアクティブマトリックス基板上に第1絶縁層を形成する工程と、前記第1絶縁層の所定部分上に半導体層を形成する工程と、前記第1絶縁層及び半導体層の上に非透過形導電体を形成し映像信号線と画素電極の一部または全部からなる第2電極群を所定の形状にパターン形成する工程と、前記第2電極群までが形成されたアクティブマトリックス基板上に第2絶縁膜を形成する工程と、前記第2絶縁膜の上に透明導電体を形成し共通電極及び画素電極のいずれか一方の一部からなる第3電極群を所定の形状にパターン形成する工程と、前記第3電極群までが形成されたアクティブマトリックス基板上に第3絶縁層を形成する工程と、前記第3絶縁層の上に透明導

電体を形成し共通電極及び画素電極のうち残りの一方の一部からなる第4電極群を所定の形状にパターン形成する工程と、を含むことを特徴とする。

【0065】本発明の製造方法は、第3電極群を所定のパターンに形成する工程の後に、第3絶縁層を形成する工程を含むようにしてもよい。

【0066】また、第4電極群を所定のパターンに形成する工程の後に、第4絶縁層を形成する工程を含むようにしてもよい。

【0067】このとき、第3絶縁層あるいは第4絶縁層は、 SiN_x 系材料又は、感光性樹脂材料又は、 SiO_2 系材料で構成される場合もある。 SiO_2 系材料で構成する場合は、 Sb_2O_5 系微粒子を添加するのが好ましい。

【0068】

【発明の実施の形態】〔第1の発明群〕以下、本発明の第1の発明群について、図面を参照しながら説明する。

【0069】（実施の形態1-1）本発明の実施の形態1-1について図面を参照しながら説明する。

【0070】図1(a)は本発明の実施の形態1-1における液晶表示装置の構成を示す断面図である。図1(b)は本発明の実施の形態1-1における液晶表示装置の構成を示す平面図である。

【0071】液晶表示装置は、横電界印加方式（IPS（In-Plane-Switching）方式）の液晶表示装置である。この液晶表示装置は、アレイ基板側基板1Aと、対向基板1Bと、アレイ基板1Aと対向基板1B間に挟持された液晶2とを有する。

【0072】前記対向基板1Bの内側面には、赤色カラーフィルター材料8a、緑色カラーフィルター材料8b、青色カラーフィルター材料8c、及びブラックマトリックス10が所定のパターンに形成されている。これらカラーフィルター材料8a、8b、8c及びブラックマトリックス10の内側面には、配向膜9Bが形成されている。

【0073】一方、アレイ基板側基板1Aには、マトリクス状に配線された複数の走査信号線6及び映像信号線5と、走査信号線6と映像信号線5の交差点付近に配置された半導体スイッチングとしての薄膜トランジスタ

（TFT：Thin Film Transistor）7と、基板1A、1Bに平行な電界（横電界）を発生させるための対をなす共通電極3及び画素電極4とが、形成されている。画素電極4は、映像信号線5からの映像信号が供給される電極部4Aと、配線部4Bとから構成されており、共通電極3は、電極部3Aと、配線部3Bとから構成されている。共通電極3及び画素電極4の内側面には、ポリイミド等からなる配向膜9Aが形成されている。

【0074】ここで、注目すべきは、共通電極3及び画素電極4の線幅 w_1 、 w_2 は、共通電極3と画素電極4との間の間隙1（電極部4Aと電極部3Aとの間隔を意味

する。）よりも大きく（ $w_1, w_2 > 1$ ）、なおかつ、共通電極3及び画素電極4の膜厚 t_1 は、走査信号線あるいは映像信号線の膜厚 t_2 よりも厚く構成されている。このような構成により、液晶の応答速度を大きくすることができ、しかも、透過率の実質的な向上をも図ることが可能となる。なお、このような応答速度の向上及び透過率の向上の理由については、後に詳細に説明することにする。

【0075】次いで、上記構成の液晶表示装置の製造方法について簡単に説明する。まず、アレイ基板1A上にA1等からなる導電膜でパターニングされた走査信号線6を形成し、さらに絶縁膜を形成した後、a-Si等からなる半導体スイッチング素子7、また、A1等からなる導電膜でパターニングされた映像信号線5を形成する。

【0076】本実施の形態は横電界印加方式であり、共通電極3及び画素電極4を透明導電体であるITO膜、あるいはA1等からなる導電膜で楕円にパターニング形成する。

【0077】さらに、アレイ基板1A、及び対向基板1Bには、液晶2の分子の配列を整列させるためにポリイミド等からなる配向膜9A、9Bを形成する。透明基板1Bは透明基板1Aに対向して設け、赤色カラーフィルター材料8a、緑色カラーフィルター材料8b、青色カラーフィルター材料8c、及びブラックマトリックス10が所定のパターンに形成されている。

【0078】このように作製されたアレイ基板1A、及び対向基板1Bは、各々所定の方向に初期配向方位を形成し、周辺部をシール剤で接着した後、液晶2を注入し封止する。こうして、液晶表示装置が作製される。

【0079】このようにして作製された液晶表示装置の表示動作について説明する。半導体スイッチング素子7は映像信号線5及び走査信号線6から入力される駆動信号によってオン、オフ制御される。そして、半導体スイッチング素子7と接続された画素電極4と、共通電極3との間に印加された電圧によって電界を発生させ、液晶2の配向を変化させて各画素の輝度を制御し、画像を表示する。

【0080】次いで、本発明の主たる特徴である電極構造について説明する。図1(a)及び(b)において、 d はセルギャップ、 w_1 、 w_2 は共通電極3及び画素電極4の幅、 l は共通電極3と画素電極4の間隔（間隙）、 t_1 は共通電極3の厚さ、 t_2 は画素電極4の厚さ、 t_5 は映像信号線5及び走査信号線6の厚さを示す。

【0081】従来の構成では、例えば特開平7-36058号公報に示されるように、共通電極3は走査信号線6と同じプロセスによってCrまたはAl系などの金属で形成し、また、画素電極4は映像信号線5と同じプロセスによってMoまたはAl系などの金属で形成している。したがって、このようなプロセスで形成された共通

電極3の膜厚は走査信号線6と同じになり、また、画素電極4の膜厚は映像信号線5と同じになる。

【0082】一方、本実施の形態では、図1に示すように、共通電極3及び画素電極4の線幅 w_1 、 w_2 は、共通電極3と画素電極4との間の間隔 l よりも大きくし($w_1, w_2 > l$)、なおかつ、共通電極3の膜厚 t_1 及び画素電極4の膜厚 t_2 は、走査信号線あるいは映像信号線の膜厚 t_5 よりも厚くした($t_1, t_2 > t_5$)。この点为本実施の形態と従来例とが大きく異なる点である。なお、本発明は、 $w_1, w_2 > l$ かつ $t_1, t_2 > t_5$ の構成に限定されるものではなく、 $w_1, w_2 > l$ のみの構成あるいは $t_1, t_2 > t_5$ のみの構成であってもよい。

【0083】このような電極構成により、高速応答性を得ることができ、電極として透明電極を用いれば透過率の向上をも図ることができる。以下に、その理由を図2を参照して、詳細に説明する。なお、図2において、参照符号M1で示す曲線は従来例の電界分布を示し、参照符号M2で示す曲線は膜厚のみ大きい場合の電界分布を示し、参照符号M3で示す曲線は電極間隔のみ狭くした場合の電界分布を示し、参照符号M4で示す曲線は膜厚を大きくし且つ電極間隔を狭くした場合の電界分布を示している。

【0084】図2(a)は従来例を示し、図2(b)は電極間隔は従来例と同一にしておき、膜厚のみを大きくした例を示す。

【0085】膜厚を大きくすると、電極端部近傍で図2(b)に示すように電界強度が大きく発生する。これにより、電極上においても、図2(a)の従来例と比較すれば、電界強度が大きくなり、そのため、電極直上に位置する液晶分子を駆動することができる。従来例では、電界強度は図2(a)に示す状態であり、電極間隔においてのみ、液晶分子を駆動し、電極直上での液晶分子を駆動することができなかった。従って、図2(b)に示す例においては、電極直上の液晶分子を駆動できるため、かかる電極を透明電極とすれば、透過率を向上することができる。なお、電極間での電界強度も、従来例より大きくなっている。よって、かかる観点からも高速応答性が得られ、且つ、高透過率特性をも得られることになる。

【0086】次いで、図2(c)は、膜厚は従来例と同一にしておき、電極間隔のみを小さくした例を示す。このように、電極間隔を従来例より小さくすると、電極間における電界強度は、従来例よりも大きくなる。更に、電極上においても電界強度は液晶分子を駆動することができる程度に大きくなる。従って、かかる図2(c)に示すように電極間隔を小さくすれば、電極上及び電極間において、従来例よりも電界強度を大きくすることができ、そのため、高速応答性が得られる。更に、電極を透明電極にすることにより、当該電極上における液晶分子の駆動により、開口率が向上すると共に、実質的な透過

を向上することができる。従って、このような図2

(c)の構成においても、高速応答性及び高透過率特性を得られることになる。

【0087】次いで、図2(d)は、膜厚を大きくし、且つ、電極間隔を小さくした例を示す。この図2(d)に示す例は、構成上は図2(b)の構成に図2(c)の構成を加えたものである。しかしながら、注目すべきは、この図2(d)の構成では、膜厚のみによる効果に電極間隔のみを小さくした効果を単に加えた効果以上の相乗効果が得られる点において特徴を有する。即ち、電界強度は、図2(d)に示すように、電極上及び電極間において、図2(b)に示す電界強度と図2(c)に示す電界強度を加えた以上の電界強度が得られている。この理由は、膜厚の変化による電界強度の効果と、電極間隔の変化による電界強度の効果とが相乗的に作用したものと推量される。

【0088】本発明者らは、上記原理に基づき実際に図2(a)～(d)の構成の液晶表示装置を作製し、実験を行った。

【0089】具体的には、本実施の形態のサンプルとして、3つのサンプルを用意した。サンプル(1)は電極間隔 $l = 6 \mu\text{m}$ 、電極幅 $w = 10 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、 $t_1 = t_2 = 0.4 \mu\text{m}$ 、の構成とし、サンプル(2)は電極間隔 $l = 6 \mu\text{m}$ 、電極幅 $w = 10 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、 $t_1 = t_2 = 8000 \text{\AA}$ の構成とし、サンプル(4)は電極間隔 $l = 10 \mu\text{m}$ 、電極幅 $w = 6 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、 $t_1 = t_2 = 0.4 \mu\text{m}$ 、の構成とした。

【0090】また、従来例のサンプルとして、サンプル(3)を用意した。サンプル(3)は電極間隔 $l = 10 \mu\text{m}$ 、電極幅 $w = 6 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、 $t_1 = t_2 = 2000 \text{\AA}$ の構成とした。

【0091】電極構成以外は同じ条件、すなわち、液晶材料は同一、セルギャップ d は $4 \mu\text{m}$ 、駆動電圧は5V、同一環境下という条件で、上記サンプル(1)～サンプル(4)につき応答速度を測定した。図3はサンプル(1)～サンプル(4)の立ち上がり時間 τ_{rise} を測定した結果であり、実線が従来例のサンプル(3)、一点鎖線がサンプル(1)、破線がサンプル(2)、二点鎖線がサンプル(4)の応答特性を示している。この結果からも明らかなように、90%応答の立ち上がり時間は、従来例のサンプル(3)に比べ、サンプル(1)で約1/3に、サンプル(2)で約1/4に短縮され、本実施の形態が高速応答に有効であることが認められる。

【0092】なお、参考までに述べると、従来は、電極線幅 w_1 、 w_2 は、電極間隔 l よりも小さく($w_1, w_2 < l$)設定されていた。これは、以下の理由による。即ち、従来では、画素電極及び共通電極はA1等の不透明電極を使用していたので、開口率を上げるために、電極間隔 l を拡く設定することが必要である。しかし、拡げ

すぎると、応答速度が悪くなるし、配線との関係で一画素の内での電極線幅が決定されており、電極間隔をむやみに広くするには制約がある。従って、従来においては、電極線幅と応答速度等の条件を加味しながら、電極間隔を極力広くしたという設計思想に基づいていたと考えられる。即ち、従来、電極間隔を狭くするという思想がなかった。この点に関して、本発明は、電極間隔を狭くするという技術思想に基づいており、従来例とは本質的に技術思想が相違する。

【0093】また、電極の厚みを大きくするという点に関しても、本発明は、従来例にないものである。なぜなら、従来は走査線や映像信号線の製造プロセス時に同時に画素電極及び共通電極を作製していた。このとき、映像信号の書き込みのためには配線抵抗は小さい方がよく、そのためには配線の膜厚は薄い方がよい。従って、映像信号線等の配線は薄く形成され、これに応じて電極の厚みも薄いのが現状である。要約すれば、電極の厚みは、映像信号線等の配線の厚みと同一であって薄かった。従って、従来では電極の厚みを配線の厚みと異ならせるという技術的思想はなく、この点に関して電極の厚みを変化させる本発明とは本質的に技術的思想が相違する。

【0094】上記の例では、共通電極3及び画素電極4にCrまたはAl系など非透過タイプの金属を使用する場合について説明したが、開口率を向上するためにITOなどの透明電極を使用する場合について以下に説明する。

【0095】一般に共通電極3や画素電極4に使用されるITOは200℃程度で成膜しているが、ITOの結晶化温度は100～200℃付近にあり、この領域の温度で作製したITOは非晶質（アモルファス）と多結晶の混在した膜となる。このように非晶質と多結晶の混在した膜で、より厚い膜を形成しようとする、表面が粗くなり光散乱値が増加して光利用効率が低下してしまう。そのため、一般にITOの膜厚は700Å程度で使われ、映像信号線5や走査信号線6に使用されるCrまたはAl系など非透過タイプの金属の場合（膜厚1200Å～2000Å程度）に比べかなり薄い。したがって、従来のITO膜では、透過率を向上するためには膜厚を大きくすることができないので、前述のように、高速応答化のために膜厚を大きくすることは困難である。

【0096】しかし、ITOが非晶質であれば、表面が滑らかであるため、膜厚を厚くしても光散乱値が増加して透過率を大きく低下させるということはない。非晶質ITOの場合、波長550nmに透過率のピークを設けようすると、膜厚1500Å程度にする必要がある。したがって、透過率の向上と高速応答化を両立するには、膜厚1500Å以上にするのが望ましい。

【0097】すなわち、非晶質ITOを使用すれば、映

像信号線5や走査信号線6に使用されるCrまたはAl系など非透過タイプの金属と同程度の膜厚（1200Å～2000Å程度）でも、従来のITO膜に比べて高速応答化の効果があるということになる。もちろん、映像信号線5や走査信号線6よりも厚く、例えば2000Å以上に厚膜化すれば、より高速応答化が可能となる。ただし、厚膜化による透過率、光散乱値等の光学特性の低下とのトレードオフの関係で膜厚を最適化する必要がある。

【0098】このような非晶質ITOを得るには、100℃以下の低温で成膜する。また、さらに、H₂OまたはH₂を添加して無加熱成膜すれば、チャンパー中の残留H₂O分圧の低下によるITOの微結晶化するのを防止することができ、安定な非晶質を得ることが可能となる。

【0099】さらに、100℃以下のプロセスでITOを成膜することができるので、アレイ基板1A及び対向基板1Bの両方あるいは一方をポリカーボネートのような透明樹脂板とすることが可能となる。したがって、軽量の液晶表示装置を得ることが可能になるとともに、製造時の取り扱いや運搬時に発生する基板の割れ、カケを低減することができる。また、使用時の落下、転倒等による衝撃による基板の割れ、カケも低減することができる。

【0100】図4は、共通電極3、画素電極4を2段階のプロセスに分けて形成することで凸形断面形状にした場合の実施の形態である。

【0101】すなわち、第1のプロセスで3'、4'の導電層（膜厚 $t_1' = t_2' = 4000\text{\AA}$ 、電極幅 $w_1' = w_2' = 10\mu\text{m}$ ）を形成し、第2のプロセスで3''、4''の導電層（膜厚 $t_1'' = t_2'' = 4000\text{\AA}$ 、電極幅 $w_1'' = w_2'' = 6\mu\text{m}$ ）を形成することで、共通電極3、画素電極4の断面形状を凸形にした。このような凸形断面形状にしても図3のサンプル(2)とほぼ同様の効果を得ることができた。

【0102】したがって、共通電極3、画素電極4の断面形状は必ずしも矩形形状である必要はなく、共通電極3、画素電極4の膜厚を厚くするための製造プロセスで、電極の断面形状の角が取れてR状になったり、テーパー形断面形状であってもかまわない。

【0103】（実施の形態1-2）次に、本発明の実施の形態1-2について図面を参照しながら説明する。

【0104】図5は本発明の実施の形態1-2における液晶表示装置の構成を示す断面図である。図5において3M、4Mは透明樹脂層、3N、4Nは透明導電層である。すなわち、共通電極3は透明樹脂層3M、導電層3Nからなり、画素電極4は透明樹脂層4M、導電層4Nからなる。また、dはセルギャップ、 w_1 、 w_2 は共通電極3及び画素電極4の幅、lは共通電極3と画素電極4の間隔（間隙）、 t_{1a} は共通電極3の透明樹脂層3Mの

厚さ、 t_{2a} は画素電極の透明樹脂層4Mの厚さ、 t_{1b} は共通電極3の透明導電層3Nの厚さ、 t_{2b} は画素電極3の透明導電層4Nの厚さ、を示す。

【0105】透明樹脂層3M、4Mとしては、例えばアクリル系ポリマーの感光樹脂を使用すれば、容易に $1\mu\text{m}$ 程度の膜厚で、櫛形等の所望のパターンに形成することが可能である。また、透明導電層3N、4Nとしては、例えばITOを使用する。

【0106】本実施の形態では、セルギャップ $d=4\mu\text{m}$ 、電極間隙 $l=3\mu\text{m}$ 、電極幅 $w=10\mu\text{m}$ 、 $t_{1a}=t_{2a}=1\mu\text{m}$ 、 $t_{1b}=t_{2b}=2000\text{\AA}$ とした。

【0107】本実施の形態1-2では、共通電極3と画素電極4との間の電極間隙 l を、アレイ基板1Aと対向基板1Bとの間の間隙 d よりも小さくするように構成されている。このような構成により、共通電極3及び画素電極4の周辺部の電界強度が大きくなることを利用して、各々の電極上の液晶を変調可能になり、かつ、共通電極3及び画素電極4は各々が透明層で構成されているので、電極上の光も透過することが可能となる。

【0108】図6を参照して、具体的に説明する。図6(a)は従来例($l>d$ の場合)の断面図であり、図6(b)は従来例($l>d$ の場合)において液晶が駆動される領域を模式的に示す図であり、図6(c)は本発明($l<d$ の場合)の断面図であり、図6(b)は本発明($l<d$ の場合)において液晶が駆動される領域を模式的に示す図である。従来例では、電極上の液晶分子は駆動されず、図6(a)の斜線領域S1のみの液晶分子しか駆動されない。一方、本発明では、図6(b)の斜線領域S2で示すように電極上の広い領域に亘って駆動される。このとき、本発明における電極は透明電極を用いるため、電極上の領域を液晶表示領域として使用することができる。従って、透過率の向上を図ることができる。なお、電極間での電界強度は、従来例の方が本発明よりも大きい。しかしながら、電界により駆動される液晶の領域は、本発明の方が従来例よりも大きい。即ち、図6(b)及び図6(d)に示すように、液晶が駆動される領域は、高さ $H_1>H_2$ であるが、領域 $S_1<S_2$ である。従って、液晶パネル全体から見ると、本発明の方が従来例に比べて、明るく、且つコントラストの高い液晶表示装置が得られることになる。しかも、図6

(d)に示すように電極上での電界分布の変化が緩やかであるので、表示ムラのない均一な表示が可能となる。

【0109】こうして、本実施の形態は、透過率を低下させることなく高速応答の液晶パネルを得ることが可能となる。

【0110】また、本実施の形態は、電極部の透過率を低下することなく電極層厚 t_1 をより厚くしたい場合の実施の形態であり、このような構成でも実施の形態1-1と同様、あるいはそれ以上の効果が得られる。

【0111】(実施の形態1-3)次に、本発明の実施

の形態1-3について図面を参照しながら説明する。

【0112】図5は本発明の第2の実施の形態における液晶表示装置の構成を示す断面図である。

【0113】図5において3-Iは共通電極3の第1層、3-IIは共通電極3の第2層、3-IIIは共通電極3の第3層であり、4-Iは画素電極3の第1層、4-IIは画素電極4の第2層、3-IIIは共通電極3の第3層である。

【0114】本実施の形態では、3-I、4-Iは赤色(R)すなわち 700nm 近辺の波長領域、3-II、4-IIは緑色(G)すなわち 546nm 近辺の波長領域、3-III、4-IIIは青色(B)すなわち 436nm 近辺の波長領域で、それぞれ最も良好な透過率が得られる分光特性を有するように、各々の膜成分及び膜厚を調整して成膜されたITO電極である。

【0115】このような構成にすることで、全体の透過率を低下させることなく、電極層厚 t_1 、 t_2 をより厚くすることが可能となる。

【0116】上記の例では、共通電極及び画素電極は、赤色(R)、緑色(G)、青色(B)にそれぞれ対応する分光特性を有する3つの層から構成されていたけれども、本発明はこれに限定されるものではなく、赤色(R)、緑色(G)、青色(B)の少なくとも1種類に対応する分光特性を有する層から構成するようにしてもよい。また、本発明は、赤色(R)、緑色(G)、青色(B)に限らず、使用する用途に応じてその他の所望の波長領域で最も良好な透過率が得られる分光特性を有する層から構成するようにしてもよい。

【0117】[第2の発明群]第2の発明群は、画素電極・共通電極が積層型の液晶表示装置に関するものである。以下、本発明の第2の発明群について、図面を参照しながら説明する。

【0118】(実施の形態2-1)図8(a)は実施の形態2-1における液晶表示装置の構成を示す断面図である。図8(b)は実施の形態2-1における液晶表示装置の構成を示す平面図である。図8(c)は実施の形態2-1における液晶表示装置の構成を示す断面図であり、図8(b)のA-Aにおける断面図である。

【0119】図9は実施の形態2-1における液晶表示装置の半導体スイッチング素子7近傍の構成を示す断面拡大図である。

【0120】図8において、1Aはアレイ基板、1Bは対向基板、2は液晶、3は共通電極、4は画素電極、5は画素電極4と接続され映像信号を与える映像信号線、6は走査信号線、7は半導体スイッチング素子、8は第1絶縁層、9Aはアレイ基板1Aの内面に形成した配向膜、9Bは対向基板1Bの内面に形成した配向膜、10aは赤色カラーフィルター材料、10bは緑色カラーフィルター材料、10cは青色カラーフィルター材料、11はブラックマトリックス(遮光層)、12は第2絶縁

層である。

【0121】図9において、7aはa-Si層、7bはn+形a-Si層、8aは第1絶縁層8に設けたコンタクトホール、12aは第2絶縁層12に設けたコンタクトホールである。

【0122】以下、図8及び図9を用いて、上記構成の液晶表示装置の製造方法について説明する。

【0123】まず、アレイ基板1A上にAl、Ti等からなる非透過形導電体を形成し、共通電極の配線部3dと走査信号線6を所定の形状にパターンニングする。このように形成された第1電極群の上に第1絶縁層8を形成した後、この第1絶縁層8の所定の部分の上にa-Si層7aとn+形a-Si層7bとからなる半導体スイッチング素子7を形成する。さらに、第1絶縁層8及び半導体スイッチング素子7の所定部分の上にAl、Ti等からなる非透過形導電体を形成し、映像信号線と画素電極からなる第2電極群を所定の形状にパターン形成する。

【0124】つぎに、第2電極群までが形成されたアレイ基板1A上にSiNx等からなる第2絶縁層12を形成する。第2絶縁層12は半導体スイッチング素子7を保護する保護膜の役目も果たすものでもある。

【0125】さらに、共通電極の電極部3a、3b、3cを、透明導電体であるITO膜で形成する。

【0126】ここで、非透過形導電体で形成された共通電極の配線部3dと、透明導電体で形成された共通電極の電極部3a、3b、3cとの電氣的導通を得るために、第1絶縁層8と第2絶縁層12は、各々、コンタクトホール8a、12aを設けた構成としている。

【0127】その後、アレイ基板1A、及び対向基板1Bには、液晶2の分子の配列を整列させるためにポリイミド等からなる配向膜9A、9Bを形成する。

【0128】透明基板1Bは透明基板1Aに対向して設け、赤色カラーフィルター材料10a、緑色カラーフィルター材料10b、青色カラーフィルター材料10c、及びブラックマトリックス11が所定のパターンに形成されている。

【0129】このように作製されたアレイ基板1A、及び対向基板1Bは、各々所定の方向に初期配向方位を形成し、周辺部をシール剤で接着した後、液晶2を注入し封止する。

【0130】半導体スイッチング素子7は映像信号線5及び走査信号線6から入力される駆動信号によってオン、オフ制御される。そして、半導体スイッチング素子7と接続された画素電極4と、共通電極3との間に印加された電圧によって電界を発生させ、液晶2の配向を変化させて各画素の輝度を制御し、画像を表示する。

【0131】図8において、dはセルギャップ、w1は共通電極の電極部3bの線幅、w2は画素電極の電極部4aの線幅、w1'は共通電極の電極部3aの線幅、l

は共通電極の電極部3bと画素電極4aの電極部との間隔(間隙)、を示す。

【0132】本実施の形態では、図8に示すように、共通電極の電極部3a、3b、3cの線幅 $w1=5\mu\text{m}$ 、画素電極の電極部4a、4bの線幅 $w2=4\mu\text{m}$ と、セルギャップ $d=4\mu\text{m}$ 、電極間の間隔(間隙) $l=10\mu\text{m}$ とした。すなわち、共通電極3及び画素電極4の各々の電極部の線幅 $w1$ 、 $w2$ を、アレイ基板と対向基板との間の間隙 d (セルギャップ)と略同じである構成とした。

【0133】電極の形状としては、例えば図8(b)に示すように、共通電極3の電極部と画素電極4の電極部とが相互に配置された櫛形にパターンニング形成し、共通電極3の電極部と画素電極4の電極部との間に横電界を形成する。上記のような電極構成にすることにより、横電界に加え、各々の電極の周辺電界によって電極上の電界強度が大きくなり液晶が回転するので、電極に透明導電材料を使用することによって、電極の上の部分も光を透過するようになる。

【0134】また、液晶層2の液晶材料には、シアノ系化合物を10%ないし20%程度含有したシアノ系液晶材料を使用し、リタレーション $\Delta n \cdot d$ (セルギャップ d と屈折率差 Δn との積)は 350nm 程度とした。また、液晶層2の液晶材料のスプレッド弾性定数 $K11=12(\text{pN})$ 、ツイスト弾性定数 $K22=7(\text{pN})$ 、ベンド弾性定数 $K33=18(\text{pN})$ 、誘電率異方性 $\Delta\epsilon=+8$ 、である。ここで、誘電率異方性 $\Delta\epsilon$ とベンドの弾性定数 $K33$ は液晶の駆動電圧を決定する上で重要であり、特に、誘電率異方性 $\Delta\epsilon$ は+8以上、ベンド弾性係数 $K33$ は $18(\text{pN})$ 以下とするのが望ましい。

【0135】上記の電極構成に、このような構成からなる液晶層2を組み合わせることににより、従来適用されている駆動電圧(5V程度)で十分に電極上の電界強度を大きくし液晶を駆動することができる。

【0136】さらに、この櫛形の電極部を屈曲させることにより、液晶分子の回転する方向が2つの方向に分かれるため、視野角方向による色付きを互いに相殺し、視野角方向による色変化の少ないパネル構成とすることができる。また、ここでは図示はしていないが、映像信号線5とブラックマトリックス11も、共通電極3、画素電極4の電極部と同じ屈曲角を有する屈曲形状にすれば、電極部を屈曲形状にしたことによる遮光面積の増加分をなくことができ、より開口率が高い液晶パネルを得ることが可能となる。

【0137】つぎに、本実施の形態によるパネル構成における作用と効果について説明する。

【0138】図10に本実施の形態によるパネル構成で上記したシアノ系液晶材料を使用した場合の液晶パネルの光透過率特性(電界分布、液晶ダイレクタからパネルの光透過率を計算)を示す。駆動電圧は5Vである。ま

た、電極構成は、図10のライン(a)が共通電極3 a、3 b、3 cの線幅 $w1=5\mu\text{m}$ 、画素電極4 a、4 bの線幅 $w2=4\mu\text{m}$ 、セルギャップ $d=4\mu\text{m}$ 、電極間の間隔(間隙) $l=10\mu\text{m}$ という構成であり、図10のライン(b)が共通電極3 a、3 b、3 cの線幅 $w1=6\mu\text{m}$ 、画素電極4 a、4 bの線幅 $w2=6\mu\text{m}$ 、セルギャップ $d=4\mu\text{m}$ 、電極間の間隔(間隙) $l=11\mu\text{m}$ という構成である。

【0139】一般にITOはA1、Ti等と比べて微細化パターンニングがやや困難であるため、A1、Ti等よりも線幅を若干大きめにしておく。A1、Ti等は光を透過しない非透過形導電体であるため、できるだけ微細化するのが望ましいが、ITOは光を透過するので若干線幅が大きくなっても大きく開口率を低下させることはない。

【0140】すなわち、図10のライン(a)とライン(b)は、電極線幅と電極間隔のみが異なる液晶パネル構成での光透過率特性を比較したものである。

【0141】また、図10と同じ電極、パネル構成で、液晶材料のみフッ素系液晶材料(スプレッド弾性定数 $K11=9(\text{pN})$ 、ツイスト弾性定数 $K22=9(\text{pN})$ 、ベンド弾性定数 $K33=22(\text{pN})$ 、誘電率異方性 $\Delta\epsilon=+4.4$)を使用した場合の液晶パネルの光透過率特性(電界分布、液晶ダイレクタからパネルの光透過率を計算)を図11に示す。駆動電圧は図10と同様に5Vである。

【0142】この結果から明らかなように、シアノ系液晶材料を使用した図10の構成のほうが、フッ素系液晶材料を使用した図11の構成に比べてより高い透過率を得ることが可能であることがわかる。

【0143】特に、フッ素系液晶材料を使用した図11の構成では、電極上の部分ではほとんど光を透過しないが、シアノ系液晶材料を使用した図10の構成では最低でも10%~20%程度の光を透過することが可能であり、電極にITO等の透明導電層を使用すると実質開口率が大きく向上する。また、電極線幅が細いほど電界強度は強くなり電極上の透過率は向上する。しかしながら、縦電界の影響が強すぎると視野角による色の変化が大きくなりすぎるため、電極線幅は最大 $4\mu\text{m}$ 程度にするのが望ましい。

【0144】さらに、走査信号線6と共通電極3を同じ層で形成した場合、共通電極3の櫛部3 a、3 b、3 cと走査信号線6がごく近傍に配置されるため、ショートによる不良が発生する確率が高かったが、本実施の形態による構成では、共通電極3の櫛部3 a、3 b、3 cを走査信号線6と異なる層に形成するため、ショートによる不良をなくすることができる。

【0145】なお、本実施の形態では、半導体スイッチング素子7にa-Si(アモルファスシリコン)を使用する例について説明したが、p-Si(ポリシリコン)等、他の半導体層を使用しても同様の効果を得ることが

できる。

【0146】また、本実施の形態では、屈曲形の電極の例について説明したが、直線形の電極、囲い込み形の電極等、電極の形状にかかわらず、実質開口率を向上するという効果を得ることができる。

【0147】(実施の形態2-2)図12(a)は実施の形態2-2における液晶表示装置の構成を示す断面図である。図12(b))は実施の形態2-2における液晶表示装置の構成を示す平面図である。図12(c)は実施の形態2-2における液晶表示装置の構成を示す断面図であり、図12(b)のA-Aにおける断面図である。

【0148】図13は実施の形態2-2における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【0149】本実施の形態は、画素電極の電極部4 a、4 bに透明導電体を使用する場合の実施の形態であり、この点で実施の形態2-1とは異なる。

【0150】以下、図12及び図13を用いてその動作について述べる。

【0151】まず、アレイ基板1A上にA1、Ti等からなる非透過形導電体を形成し、共通電極3と走査信号線6を所定の形状にパターンニングする。このように形成された第1電極群の上に第1絶縁層8を形成した後、この第1絶縁層8の所定部分の上にa-Si層7 aとn+形a-Si層7 bとからなる半導体スイッチング素子7を形成する。さらに、第1絶縁層8及び半導体スイッチング素子7の所定部分の上にA1、Ti等からなる非透過形導電体を形成し、映像信号線5と画素電極の配線部4 cからなる第2電極群を所定の形状にパターン形成する。

【0152】つぎに、第2電極群までが形成されたアレイ基板1A上にSiNx等からなる第2絶縁層12を形成する。第2絶縁層12は半導体スイッチング素子7を保護する保護膜の役目も果たすものである。

【0153】さらに、画素電極の櫛部4 a、4 bを、透明導電体であるITO膜で形成する。

【0154】ここで、非透過形導電体で形成された画素電極の配線部4 cと、透明導電体で形成された画素電極の電極部4 a、4 bとの導通を得るために、第2絶縁層12には、コンタクトホール12 aを設けた構成としている。

【0155】なお、それ以外の部分の電極形状、液晶材料等は上記実施の形態2-1と同じでよい。

【0156】このような構成でも、実施の形態2-1と同様、実質開口率の高い液晶パネルを得ることが可能である。

【0157】(実施の形態2-3)図14(a)は実施の形態2-3における液晶表示装置の構成を示す断面図である。図14(b)は実施の形態2-3における液晶表示装置の構成を示す平面図である。図14(c)は実施の形

態 2-3 における液晶表示装置の構成を示す断面図であり、図 14 (b) の A-A における断面図である。

【0158】図 15 は実施の形態 2-3 における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【0159】本実施の形態は、共通電極の電極部 3 a、3 b、3 c と画素電極の電極部 4 a、4 b の両方に透明導電体を使用する場合の実施の形態であり、この点で上記実施の形態 2-1 及び上記実施の形態 2-2 とは異なる。

【0160】以下、図 14 及び図 15 を用いてその動作について述べる。

【0161】まず、アレイ基板 1 A 上に A1、Ti 等からなる非透過形導電体で形成し、共通電極の配線部 3 d と走査信号線 6 を所定の形状にパターンニングする。このように形成された第 1 電極群の上に第 1 絶縁層 8 を形成した後、この第 1 絶縁層 8 の所定部分の上に a-Si 層 7 a と n+ 形 a-Si 層 7 b とからなる半導体スイッチング素子 7 を形成する。さらに、第 1 絶縁層 8 及び半導体スイッチング素子 7 の所定部分の上に A1、Ti 等からなる非透過形導電体で形成し、映像信号線 5 と画素電極の配線部 4 c からなる第 2 電極群を所定の形状にパターン形成する。

【0162】つぎに、第 2 電極群までが形成されたアレイ基板 1 A 上に SiNx 等からなる第 2 絶縁層 12 を形成する。第 2 絶縁層 12 は半導体スイッチング素子 7 を保護する保護膜の役目も果たすものでもある。

【0163】さらに、共通電極の電極部 3 a、3 b、3 c を透明導電体である ITO 膜で形成し、SiNx 等からなる第 3 絶縁層 13 を形成した後、画素電極の電極部 4 a、4 b を、透明導電体である ITO 膜で形成する。

【0164】ここで、非透過形導電体で形成された共通電極の配線部 3 d と、透明導電体で形成された共通電極の電極部 3 a、3 b、3 c との電氣的導通を得るために、第 1 絶縁層 8 及び第 2 絶縁層 12 にコンタクトホール 8 a、12 b を設け、また、非透過形導電体で形成された画素電極の配線部 4 c と、透明導電体で形成された共通電極の電極部 4 a、4 b との電氣的導通を得るために、第 2 絶縁層 12 及び第 3 絶縁層 13 にコンタクトホール 12 a、13 a を設けた構成としている。

【0165】なお、それ以外の部分の電極形状、液晶材料等は上記の実施の形態 1 あるいは上記の実施の形態 2-2 と同じでよい。

【0166】このような構成により、実施の形態 2-1 あるいは実施の形態 2-2 以上に実質開口率の高い液晶パネルを得ることが可能である。

【0167】(実施の形態 2-4) 図 16 は実施の形態 2-4 における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【0168】本実施の形態は、上記の実施の形態 2-3

と同様に、共通電極の電極部 3 a、3 b、3 c と画素電極の電極部 4 a、4 b の両方に透明導電体を使用する場合の実施の形態であるが、これらを同一層に形成した場合の実施の形態であり、この点で上記の実施の形態 2-3 とは異なる。

【0169】したがって、本形態 2-4 における液晶表示装置を作製する際、第 2 電極群を形成し、第 2 絶縁層を形成する工程までは、実施の形態 2-3 と同じでよく、この第 2 絶縁層の上に共通電極の電極部 3 a、3 b、3 c と画素電極の電極部 4 a、4 b の両方を透明導電体で形成する。

【0170】このような構成により、上記の実施の形態 2-3 より少ないプロセス数で、かつ、上記の実施の形態 2-1 あるいは上記の実施の形態 2-2 以上に実質開口率の高い液晶パネルを得ることが可能である。

【0171】(実施の形態 2-5) 図 17 (a) は実施の形態 2-5 における液晶表示装置の構成を示す断面図である。図 17 (b) は実施の形態 2-5 における液晶表示装置の構成を示す平面図である。

【0172】図 17 において、1 A はアレイ基板、1 B は対向基板、2 は液晶、3 は共通電極、4 は画素電極、5 は画素電極 4 と接続され映像信号を与える映像信号線、6 は走査信号線、7 は半導体スイッチング素子、8 は透明絶縁層、9 A はアレイ基板 1 A の内面に形成した配向膜、9 B は対向基板 1 B の内面に形成した配向膜、10 a は赤色カラーフィルター材料、10 b は緑色カラーフィルター材料、10 c は青色カラーフィルター材料、11 はブラックマトリックス (遮光層)、である。

【0173】以下、図 17 を用いて、上記構成の液晶表示装置の製造について説明する。

【0174】まず、アレイ基板 1 A 上に A1 等からなる導電膜でパターンニングされた走査信号線 6 を形成し、絶縁膜を形成した後、a-Si 等からなる半導体スイッチング素子 7、また、A1 等からなる導電膜でパターンニングされた映像信号線 5 を形成する。

【0175】本実施の形態は横電界印加方式であり、共通電極 3 及び画素電極 4 を透明導電体である ITO 膜、あるいは A1 等からなる導電膜で図 17 (b) に示すような櫛形にパターンニング形成する。

【0176】画素電極 4 は、映像信号線 5、走査信号線 6、または半導体スイッチング素子 7 を形成するのと同じ層で形成し、透明導電体である ITO 膜等で形成する。

【0177】さらに、これらの配線を平坦化するのに十分な厚さを有する透明絶縁層 8 を形成した後、透明導電体である ITO 膜からなる共通電極 3 を形成する。

【0178】また、映像信号線 5 直上の共通電極の電極部 3 a、3 d の線幅 w_1' は、他の共通電極の電極部 3 b、3 c の線幅 w_1 よりも大きくしておく。

【0179】その後、アレイ基板 1 A、及び対向基板 1

Bには、液晶2の分子の配列を整列させるためにポリイミド等からなる配向膜9A、9Bを形成する。

【0180】対向基板1Bはアレイ基板1Aに対向して設け、赤色カラーフィルター材料10a、緑色カラーフィルター材料10b、青色カラーフィルター材料10c、及びブラックマトリックス11が所定のパターンに形成されている。

【0181】このように作製されたアレイ基板1A、及び対向基板1Bは、各々所定の方向に初期配向方位を形成し、周辺部をシール剤で接着した後、液晶2を注入し封止する。

【0182】半導体スイッチング素子7は映像信号線5及び走査信号線6から入力される駆動信号によってオン、オフ制御される。そして、半導体スイッチング素子7と接続された画素電極4と、共通電極3との間に印加された電圧によって電界を発生させ、液晶2の配向を変化させて各画素の輝度を制御し、画像を表示する。

【0183】図17において、dはセルギャップ、w1は共通電極の電極部3bの線幅、w2は画素電極の電極部4aの線幅、w1'は共通電極の電極部3aの線幅、lは共通電極の電極部3bと画素電極の電極部4aとの間隔（間隙）、を示す。

【0184】本実施の形態では、図17に示すように、共通電極の電極部3b及び画素電極の電極部4aの線幅w1、w2は、セルギャップdよりも小さくし（ $w1, w2 < d$ ）、間隔（間隙）lもセルギャップより小さい（ $l < d$ ）。また、画素電極4を透明絶縁層8が形成される前のプロセスで形成した、すなわち、透明樹脂層8の下層であるアレイ基板1A側に設けた構成としている。

【0185】さらに、映像信号線5直上の共通電極3a、3dの線幅w1'は、他の共通電極3b、3dの線幅w1より大きい（ $w1' > w1$ ）。これらの点が、本実施の形態が従来例と大きく異なる点である。

【0186】このような構成においては、横電界に加え、各々の電極の周辺電界によって電極上の電界強度が大きくなり液晶が回転するので、電極に透明導電材料を使用することによって、電極の上の部分も光を透過するようになる。

【0187】さらに、映像信号線5の上にも共通電極3aを設けているので、画素電極4aとの間にも電界を発生することができる。したがって、従来、ブラックマトリックス11で覆っていた部分も光を透過するようになり、実質開口率が向上するので高輝度のパネルを得ることができる。

【0188】しかしながら、このような構成の場合、共通電極3、画素電極4をどの層に形成するかによって電界分布が異なってくる。

【0189】まず、画素電極4を透明絶縁層8が形成される前のプロセスで形成した、すなわち、透明樹脂層8の下層であるアレイ基板1A側に設けた構成とすること

の作用と効果について説明する。

【0190】図18に本実施の形態による電極構成での液晶パネルの光透過率特性（電界分布、液晶ダイレクタからパネルの光透過率を計算）を示す。

【0191】具体的には、電極間隙 $l = 2 \mu\text{m}$ 、電極幅 $w1 = w2 = 2 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、とした（つまり、 $w1, w2 < d$ 、及び $l < d$ を満たしている）。また、電極構成以外は同じ条件、すなわち、液晶材料は同一、駆動電圧は5V、同一環境下という条件とした。

【0192】図18(a)と図18(b)の構成で異なる点は、図18(a)は、共通電極3、画素電極4の両方を透明絶縁層8の上層、すなわち、対向基板1B側に設けた構成であり、図18(b)は、画素電極4を透明絶縁層8が形成される前のプロセスで形成した、すなわち、透明樹脂層8の下層であるアレイ基板1A側に設けた構成、という点である。

【0193】この結果から明らかなように、図18(b)の構成のほうがより高い透過率を有することがわかる。1ドットサイズが $43 \mu\text{m} \times 129 \mu\text{m}$ という超高精細パネルで透過率を測定した結果、積層型共通電極を使わない構成での透過率が37%、図18(a)の構成での透過率は44%、に対して、図18(b)の構成にすると透過率は60%と大きく向上することがわかった。

【0194】つぎに、映像信号線5直上の共通電極3aの線幅w1'を、他の共通電極3bの線幅w1より大きくすること（ $w1' > w1$ ）の作用と効果について説明する。

【0195】図19に、図18(b)と電極線幅、電極間隔が異なる電極構成の場合の電気光学シミュレーション（電界分布、液晶ダイレクタからパネル透過率を計算）の結果を示す。

【0196】具体的には、電極間隙 $l = 10 \mu\text{m}$ 、電極幅 $w1 = w2 = 6 \mu\text{m}$ 、セルギャップ $d = 4 \mu\text{m}$ 、とした。また、電極構成以外は同じ条件、すなわち、液晶材料は同一、駆動電圧は5V、同一環境下という条件とした。

【0197】図19(a)に示すように、 $w1' = w1 = 6 \mu\text{m}$ の場合、映像信号線5直上の共通電極4aと画素電極3aとの間に生じる電界分布は、画素電極3aと共通電極4bとの間に生じる電界分布と異なり、映像信号線5に近くなるにしたがってより強い電界が発生するような傾斜分布になるため、透過率分布も映像信号線5に近くなるにしたがって高透過率となる。したがって、輝度ムラあるいは色付きの原因となる。

【0198】これに対し、図19(b)に示すように、映像信号線5直上の共通電極4aの線幅を他の共通電極の線幅より大きくすれば（ $w1' = 10 \mu\text{m} > w1$ の場合）、映像信号線5直上の共通電極4aと画素電極3a

との間に生じる電界分布の傾斜は無くなり、輝度ムラ、色付きの発生を防止することができる。

【0199】なお、この実施の形態では、特に $w_1, w_2 < d$ 、及び $l < d$ を満たしていない構成の例で説明したが、もちろん、 $w_1, w_2 < d$ 、及び $l < d$ を満たす構成でも同様の効果を得ることができる。

【0200】（実施の形態2-6）図20(a)は実施の形態2-6における液晶表示装置の構成を示す断面図である。図20(b)は実施の形態2-6における液晶表示装置の構成を示す平面図である。図20(c)は図20(b)に示したA-A線上の断面図である。

【0201】図20において、1Aはアレイ基板、1Bは対向基板、2は液晶、3は共通電極、4は画素電極、5は画素電極4と接続され映像信号を与える映像信号線、6は走査信号線、7は半導体スイッチング素子、8は透明絶縁層、9Aはアレイ基板1Aの内面に形成した配向膜、9Bは対向基板1Bの内面に形成した配向膜、10aは赤色カラーフィルター材料、10bは緑色カラーフィルター材料、10cは青色カラーフィルター材料、11はブラックマトリックス（遮光層）、12は半導体スイッチング素子7を作製する工程で形成される絶縁層である。

【0202】本実施の形態は、映像信号線5直上の共通電極3a、3dと、それ以外の共通電極3b、3cとを異なる層に形成するときの実施の形態であり、映像信号線5直上にITOのような高抵抗の導電体を形成できない場合の実施の形態である。

【0203】本実施の形態2-6の製造方法は、上記の実施の形態2-5とほぼ同じであるので、異なるプロセスのみ説明する。即ち、共通電極4を形成するプロセスについての説明する。

【0204】実施の形態2-5と同様に、共通電極3及び画素電極4を透明導電体であるITO膜、あるいはAl、Ti等からなる導電膜で図20(b)に示すような櫛形にパターンニング形成する。

【0205】画素電極4は、映像信号線5、走査信号線6、または半導体スイッチング素子7を形成するのと同じ層で形成し、透明導電体であるITO膜で形成する。

【0206】次に、半導体スイッチング素子7を作製する工程で絶縁層12を形成した後、透明導電体であるITO膜で共通電極3b、3cを形成する。

【0207】さらに、これらの配線を平坦化するのに十分な厚さを有する透明絶縁層8を形成した後Al、Cr等の非透過形の導電材料で共通電極3a、3dを形成する。映像信号線5の直上の共通電極3a、3dとそれ以外の共通電極3b、3cとは透明絶縁層8に設けたコンタクトホール8aを介して電氣的導通を得られる構成である。

【0208】このような構成にしても、もともと映像信号線5はAl等の非透過形の導電材料で形成されている

ので、透過率を低下させることはなく、映像信号線5直上の共通電極4a、4dを、Al、Cr等の非透過形の低抵抗導電材料で形成することができる。

【0209】（実施の形態2-7）本実施の形態2-7について図面を参照しながら説明する。

【0210】図21(a)は本実施の形態2-7における液晶表示装置の構成を示す断面図である。図21

(b)は本実施の形態2-7における液晶表示装置の構成を示す平面図である。図21(c)は本実施の形態2-7における液晶表示装置の構成を示す断面図であり、図21(b)のA-A矢視断面図である。

【0211】図22は本発明の実施の形態2-7における液晶表示装置の半導体スイッチング素子近傍の構成を示す拡大断面図である。

【0212】本実施の形態は、液晶材料中の不純物イオンが多く、その電荷が電極上に蓄積されることによって生じる残像、いわゆる焼き付きが顕著なときの実施の形態であり、この点で実施の形態2-1から実施の形態2-4までで説明した構成と異なる。

【0213】本実施の形態2-7の製造方法は、上記実施の形態2-3とはほぼ同じであるので、異なるプロセスのみ説明する。即ち、第4絶縁層14を加えるプロセスとその効果についてのみ説明する。

【0214】SiNx等からなる第3絶縁層13を形成した後、画素電極の電極部4a、4bを、透明導電体であるITO膜で形成するまでのプロセスは実施の形態2-3と同じである。本実施の形態では、さらに第4絶縁層14を形成する。

【0215】実施の形態2-1から実施の形態2-4で説明した構成は、共通電極の電極部3a、3b、あるいは画素電極の電極部4a、4bが最上層に露出した構成である。すなわち、配向膜9Aは非常に薄い膜であるため、電極の露出した部分に液晶2がほぼ直接接触する構成となり、液晶2の中の不純物イオンが蓄積し、フリッカーや残像、焼き付きを起こす要因となる。従って、特に液晶2の中の不純物イオンが多い場合は、フリッカーや残像、焼き付きが顕著となり画質を損ねるばかりでなく、高温高湿の環境下などで化学反応を誘発し、さらなる画像欠陥を生じるおそれがある。

【0216】そこで、液晶2が共通電極の電極部3a、3b、あるいは画素電極の電極部4a、4bと直接接触することを防止するために第4絶縁層14を設けた構成とした。

【0217】ここで、第4絶縁層は実施の形態2-1から実施の形態2-6で説明したいずれの絶縁膜であってもかまわない。すなわち、他のプロセスで使用されるSiNx、あるいは層間絶縁膜等で使用されるアクリル系感光性樹脂等の絶縁膜を用いれば、製造装置を追加することなく低コストで高画質、高信頼性の液晶表示装置を得ることができる。

【0218】但し、確実に絶縁性を得るために表面抵抗は $10^{10}\Omega/\square$ 前後、膜厚は50nm以上が望ましい。

【0219】また、第4絶縁層に Sb_2O_5 系微粒子を添加した SiO_2 系材料を用いれば、 Na^+ 、 K^+ 、 NH_4^+ といった不純物イオンを吸収する機能を有するのでより効果的である。

【0220】

【発明の効果】以上のように第1の発明群の構成によれば、以下の効果を奏する。

【0221】(1)セルギャップを小さくする必要がないので、液晶を注入するのに要する時間が長くなることなく、また、ギャップの精度ばらつきによるムラを生じることなく高速化することが可能である。

【0222】(2)液晶材料あるいはその添加率を変える必要がないので、耐熱・耐光性等の低下によるコントラストの部分的な異常やフリッカなどの表示不良を発生することなく高速化することが可能である。

【0223】(3)駆動電圧を大きくする必要がないので、消費電力が大きくせずに、また従来の駆動用ICを使って高速化することが可能である。

【0224】(4)透過率を低下することなく高速化することが可能である。

【0225】(5)以上の作用により、液晶材料の変更やセルギャップの狭小化、あるいは駆動電圧を大きくすることなく、広視野角で高速応答かつ高輝度等の高画質が得られる液晶表示装置を提供することができるので工業的価値は極めて大である。

【0226】また、第2の発明群の構成によれば、以下の効果を奏する。

【0227】(6)画素電極、対向電極の電極部を透明導電層で形成し、かつ、電極上の電界強度を強くする電極構成、液晶材料の組み合わせとしたことにより、電極上の液晶分子も変調させて光を透過することができる、実質開口率の高い液晶パネルを得ることができる。

【0228】(7)ゲート電極(走査信号線)と対向電極を異なる層で形成するので、ゲート電極と対向電極間での電氣的短絡を著しく低減することができる。

【0229】(8)映像信号線直上の積層形共通電極が電界分布に及ぼす影響を考慮した電極配置としたため、全体的に高い透過率を得ることができる。

【0230】(9)映像信号線直上の共通電極の線幅を他の共通電極の線幅よりも大きくすることにより、映像信号線直上の共通電極と画素電極の間もなめらかな透過率分布を得られる構成としたため、輝度ムラ、あるいは色付きの無い均一な画像を得ることができる。

【0231】(10)以上のことから、広視野角かつ高輝度で、輝度ムラ、色付き等のない高画質が得られる液晶表示装置を提供することができるので工業的価値は極めて大である。

【図面の簡単な説明】

【図1】実施の形態1-1における液晶表示装置の構成を示す図である。

【図2】実施の形態1-1における電極構造の原理を説明するための図である。

【図3】実施の形態1-1における液晶表示装置の応答特性を示す図である。

【図4】実施の形態1-2における液晶表示装置の構成を示す図である。

【図5】実施の形態1-3における液晶表示装置の構成を示す図である。

【図6】実施の形態1-3における電極構造の原理を説明するための図である。

【図7】実施の形態1-4における液晶表示装置の構成を示す図である。

【図8】実施の形態2-1における液晶表示装置の構成を示す図であり、そのうち図8(a)は実施の形態2-1における液晶表示装置の構成を示す断面図、図8

(b)は実施の形態2-1における液晶表示装置の構成を示す平面図、図8(c)は実施の形態2-1における液晶表示装置の構成を示すA-A線上の断面図である。

【図9】実施の形態2-1における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【図10】実施の形態2-1における液晶表示装置の光透過率特性を示す図である。

【図11】従来技術の液晶表示装置の光透過率特性を示す図である。

【図12】実施の形態2-2における液晶表示装置の構成を示す図であり、そのうち図12(a)は実施の形態2-2における液晶表示装置の構成を示す断面図であり、図12(b)は実施の形態2-2における液晶表示装置の構成を示す平面図であり、図12(c)は実施の形態2-2における液晶表示装置の構成を示すA-A線上の断面図である。

【図13】実施の形態2-2における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【図14】実施の形態2-3における液晶表示装置の構成を示す図であり、そのうち図14(a)は実施の形態2-3における液晶表示装置の構成を示す断面図、図14(b)は実施の形態2-3における液晶表示装置の構成を示す平面図、図14(c)は実施の形態2-3における液晶表示装置の構成を示すA-A線上の断面図、である。

【図15】実施の形態2-3における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【図16】実施の形態2-4における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

る。

【図 17】実施の形態 2-5 における液晶表示装置の構成を示す図であり、そのうち図 17 (a) は実施の形態 2-5 における液晶表示装置の構成を示す断面図、図 17 (b) は実施の形態 2-3 における液晶表示装置の構成を示す平面図、である。

【図 18】実施の形態 2-5 における液晶表示装置の光透過率特性を示す図である。

【図 19】実施の形態 2-5 における液晶表示装置の光透過率特性を示す図である。

【図 20】実施の形態 2-6 における液晶表示装置の構成を示す図であり、そのうち図 20 (a) は実施の形態 2-6 における液晶表示装置の構成を示す断面図、図 20 (b) は実施の形態 2-6 における液晶表示装置の構成を示す平面図、図 20 (c) は実施の形態 2-6 における液晶表示装置の構成を示す A-A 線上の断面図、である。

【図 21】実施の形態 2-7 における液晶表示装置の構成を示す図であり、そのうち図 21 (a) は実施の形態 2-7 における液晶表示装置の構成を示す断面図、図 21 (b) は実施の形態 2-7 における液晶表示装置の構成を示す平面図、図 21 (c) は実施の形態 2-7 における液晶表示装置の構成を示す A-A 線上の断面図、である。

【図 22】実施の形態 2-7 における液晶表示装置の半導体スイッチング素子近傍の構成を示す断面拡大図である。

【図 23】第 1 の従来の液晶表示装置の構成を示す図で

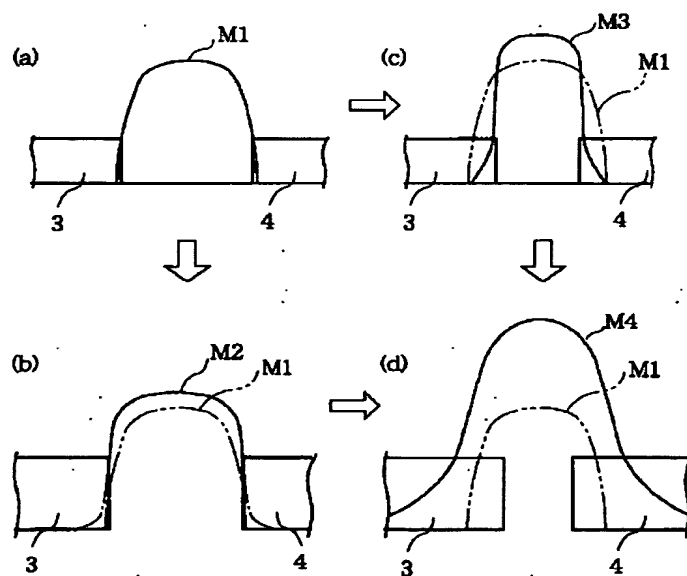
ある。

【図 24】第 2 の従来の液晶表示装置の構成を示す図である。

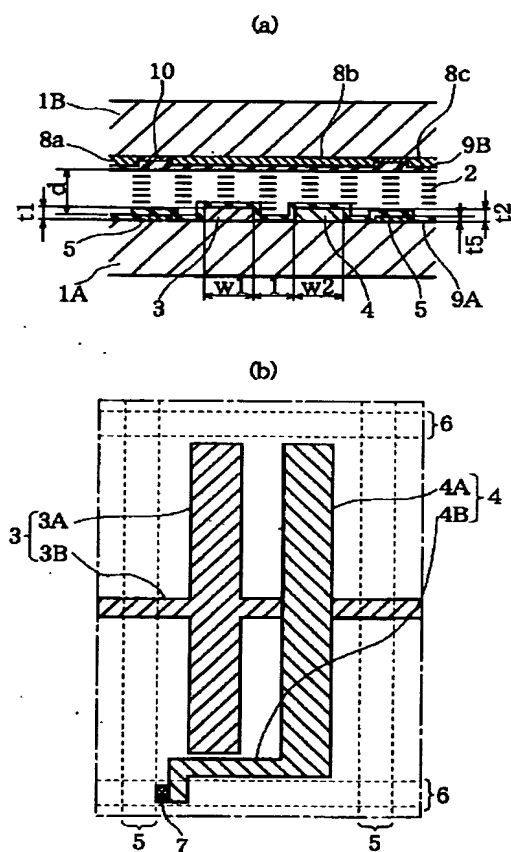
【符号の説明】

- 1 A : アレイ基板
- 1 B : 対向基板
- 2 : 液晶
- 3 : 共通電極
- 4 : 画素電極
- 5 : 映像信号線
- 6 : 走査信号線
- 7 : 半導体スイッチ素子
- 8 : 透明絶縁層
- 9 A : 配向膜
- 9 B : 配向膜
- 10 a : 赤色カラーフィルター材料
- 10 b : 緑色カラーフィルター材料
- 10 c : 青色カラーフィルター材料
- 11 : ブラックマトリックス
- 12 : 絶縁層
- w1 : 共通電極の線幅
- w2 : 画素電極の線幅
- l : 共通電極と画素電極との間隙
- t1 : 共通電極の膜厚
- t2 : 画素電極の膜厚
- t6 : 映像信号線若しくは走査信号線の膜厚
- d : セルギャップ
- w1' : 映像信号線直上に位置する共通電極の線幅

【図 2】

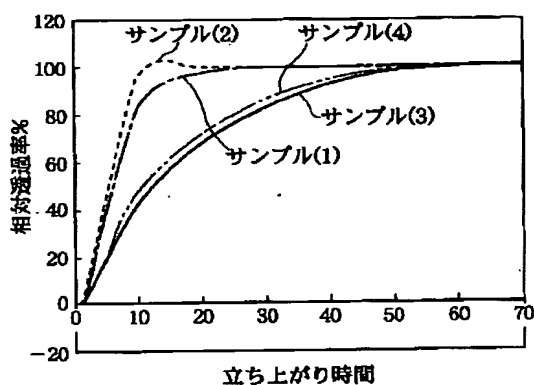


【図1】

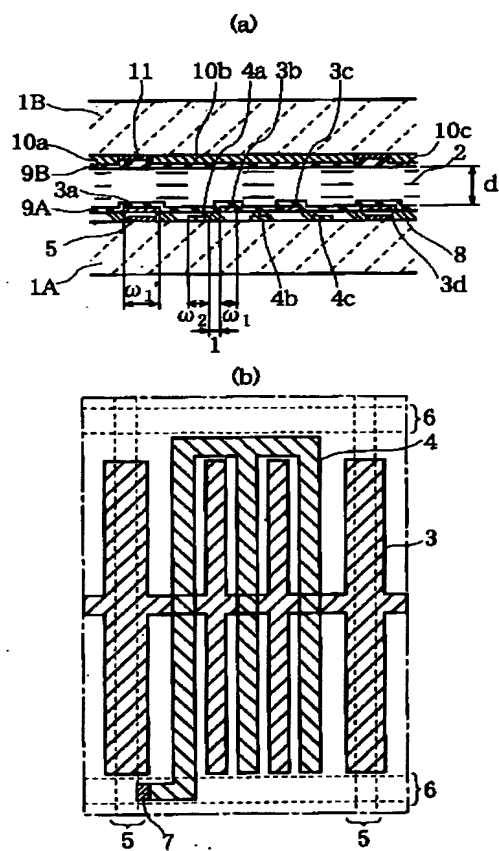


【図3】

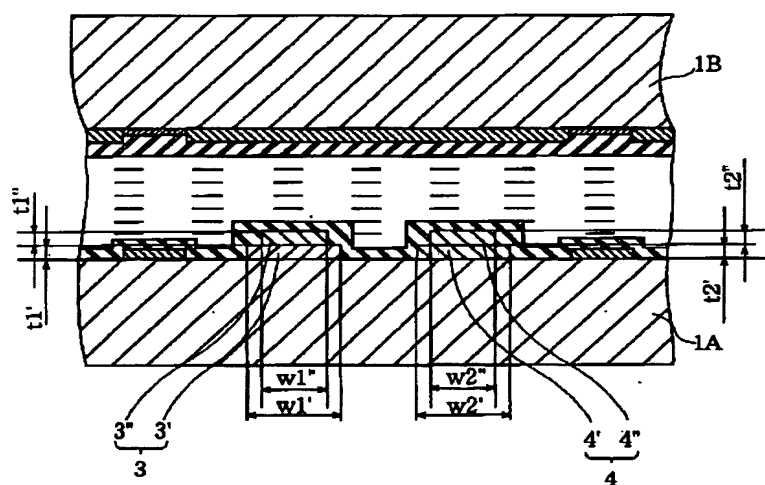
- (1) ——— 幅10×厚さ0.2 μ m
 (2) - - - - 幅10×厚さ0.8 μ m
 (3) ——— 幅6×厚さ0.2 μ m
 (4) - - - - 幅6×厚さ0.4 μ m



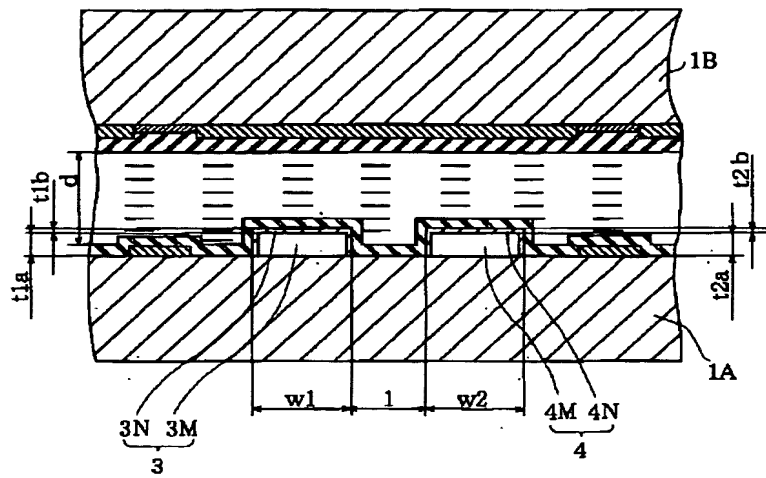
【図17】



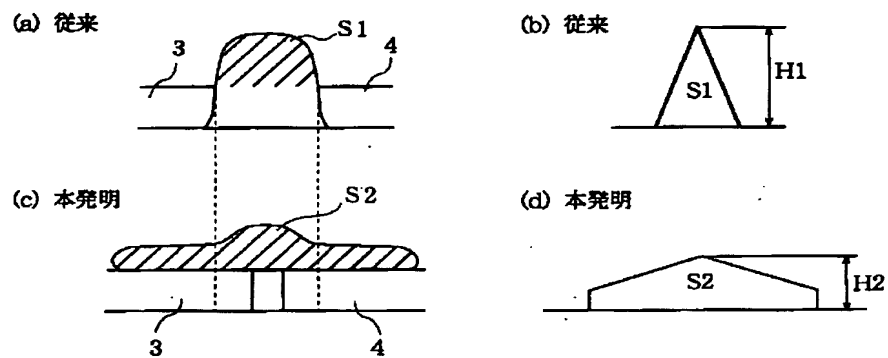
【図4】



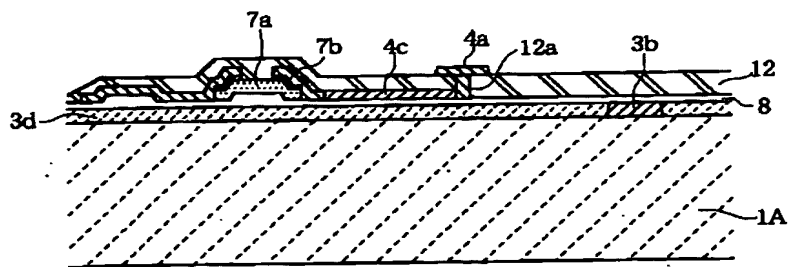
【図5】



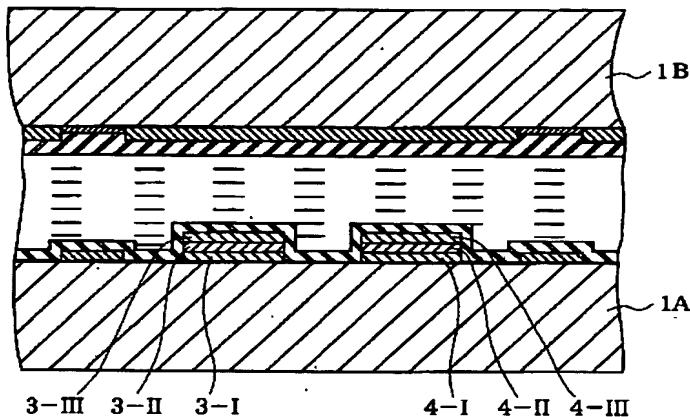
【図6】



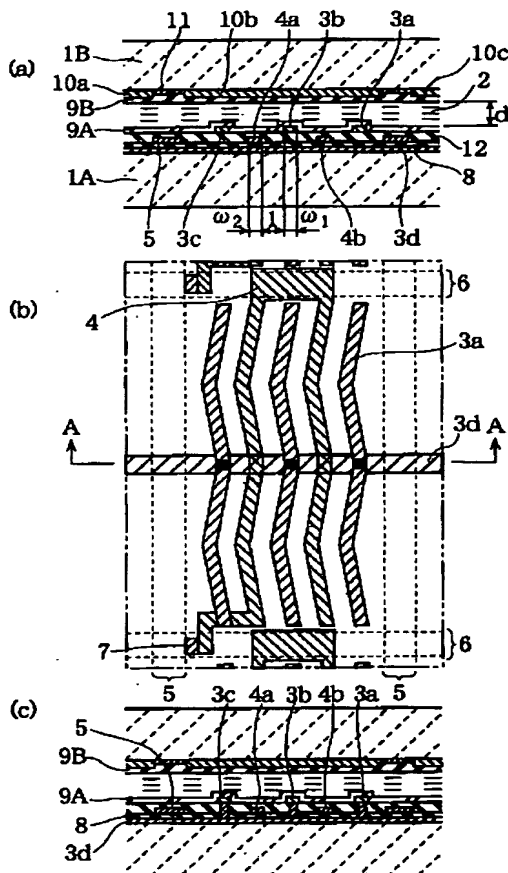
【図13】



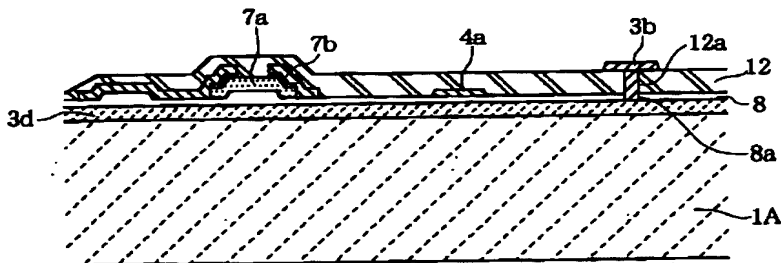
【図 7】



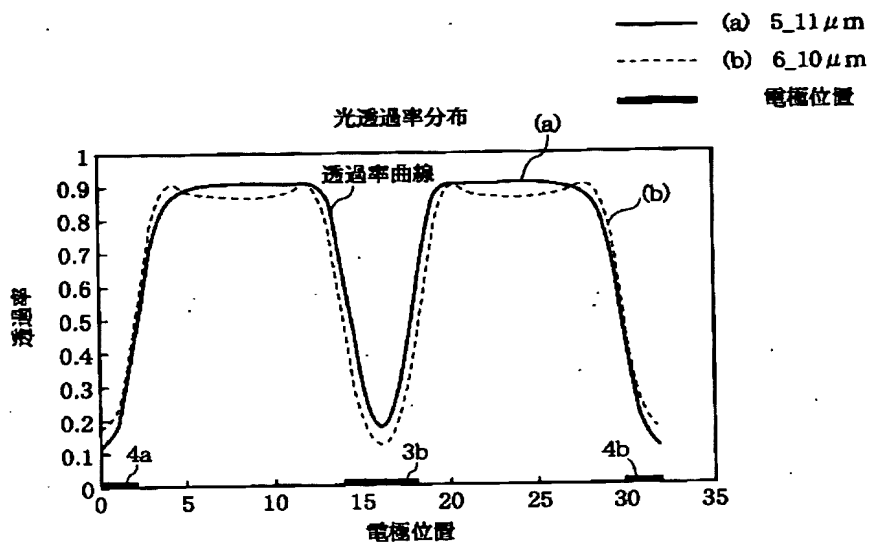
【図 8】



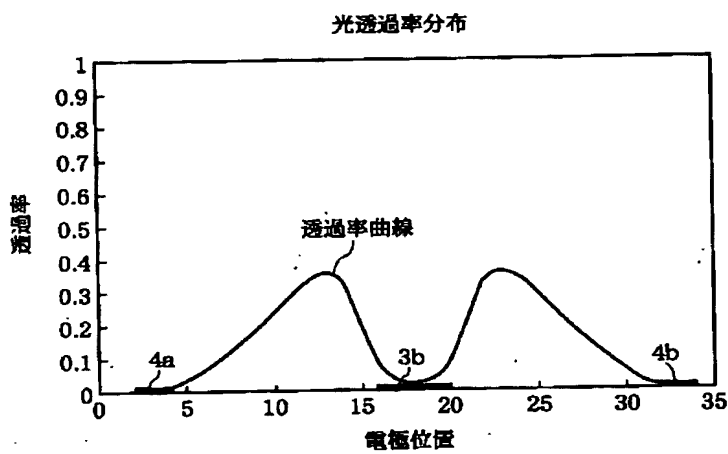
【図 9】



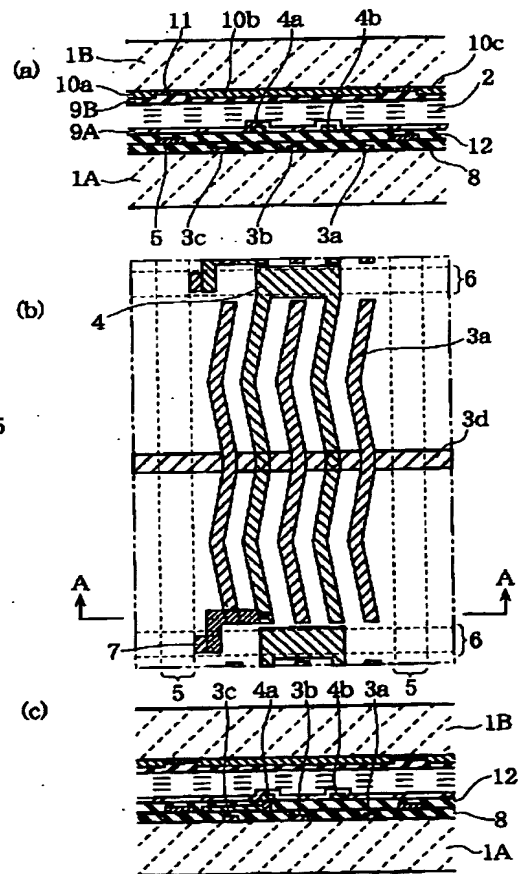
【図10】



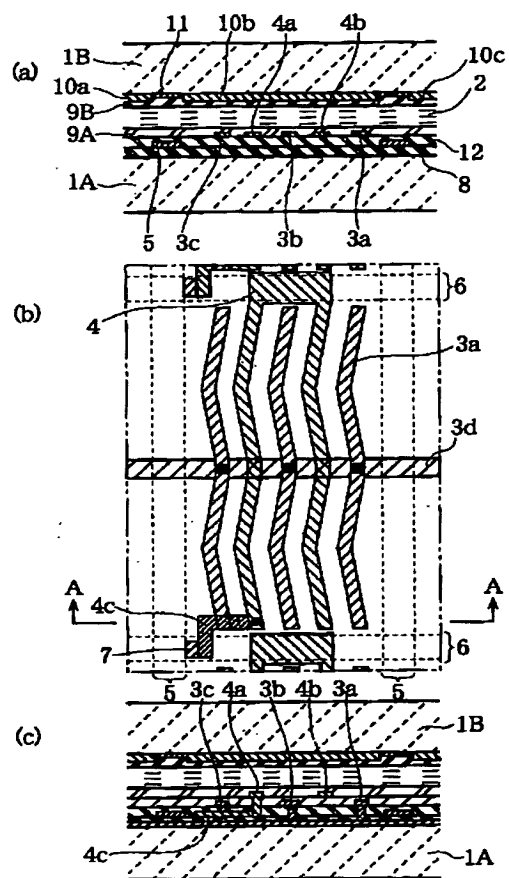
【図11】



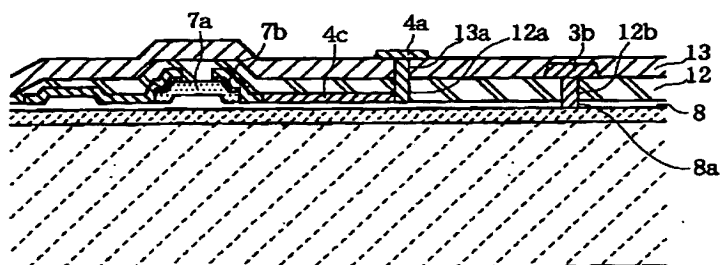
【図12】



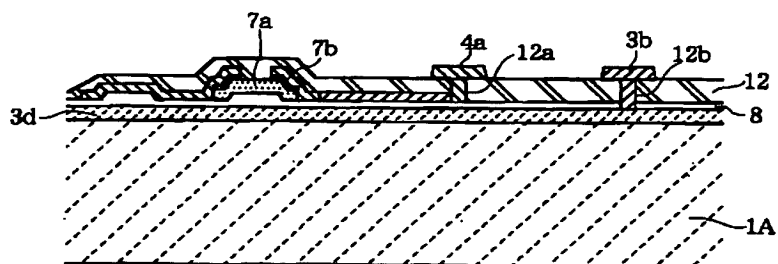
【図14】



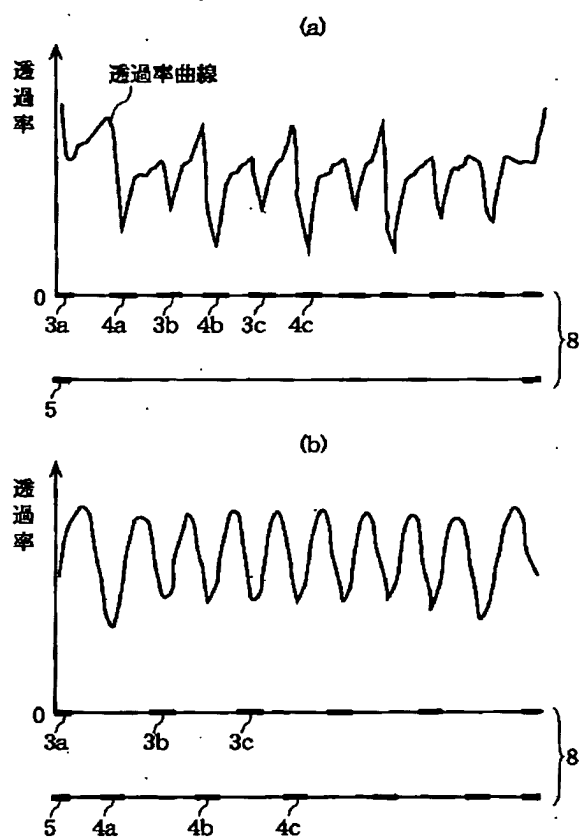
【図15】



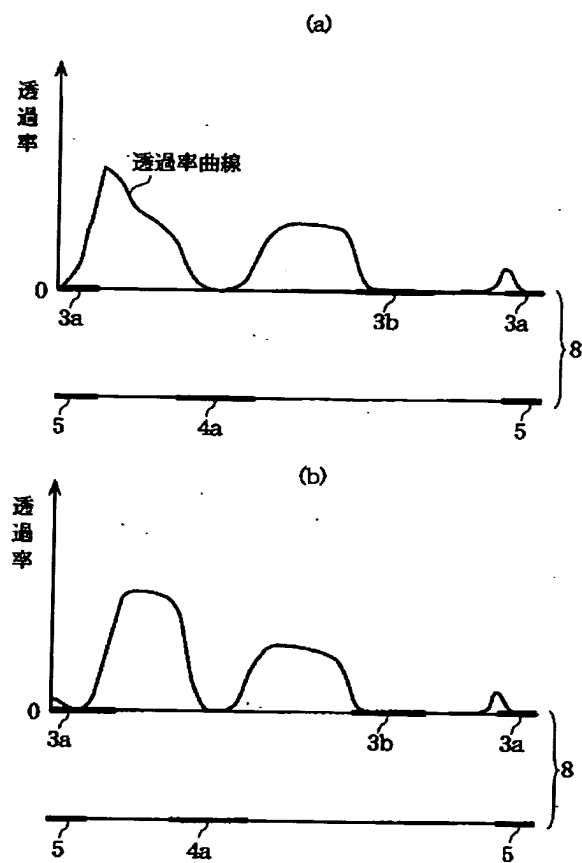
【図16】



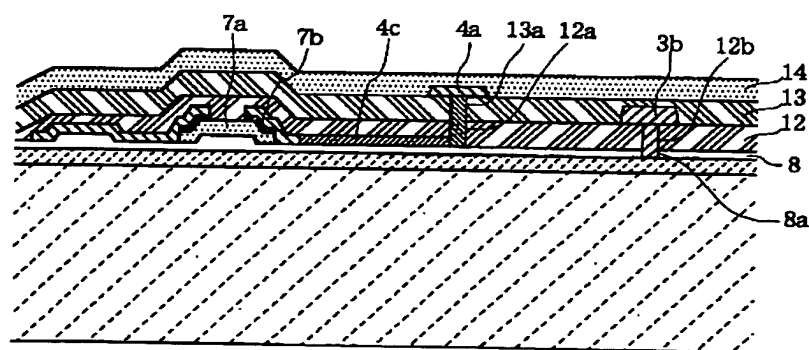
【圖 18】



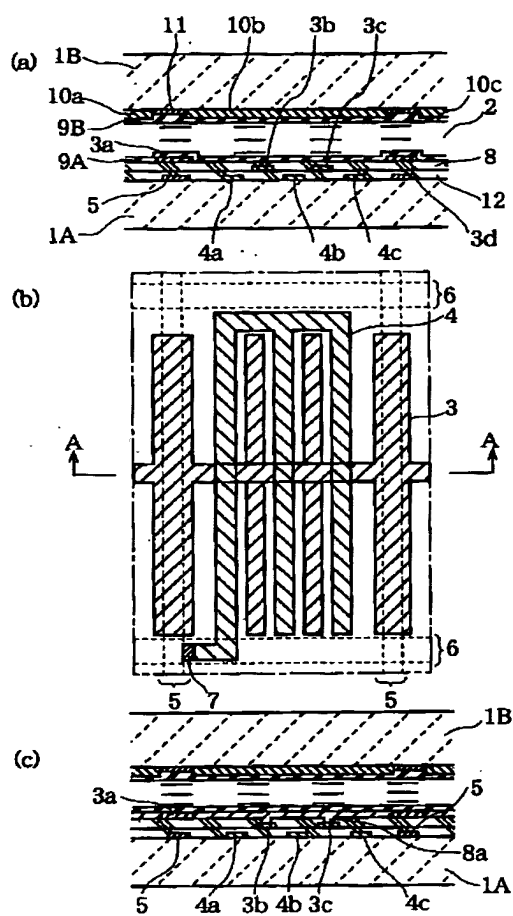
【圖 19】



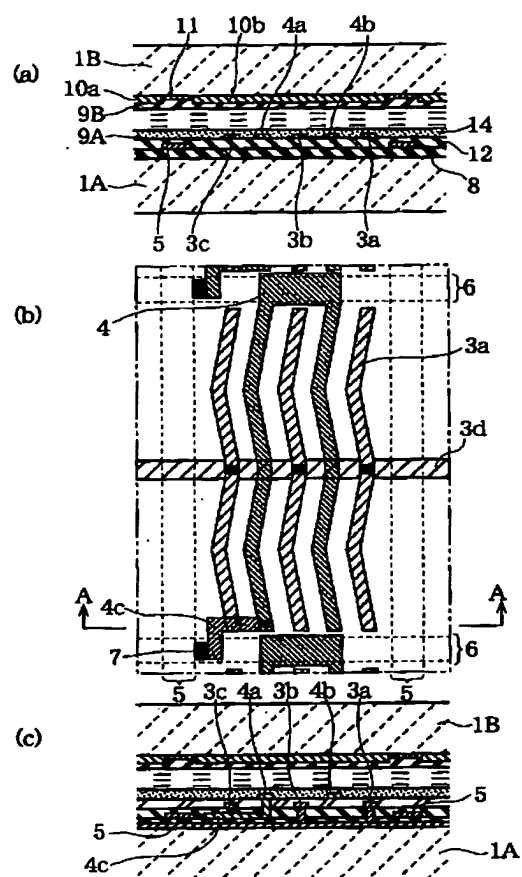
【圖 22】



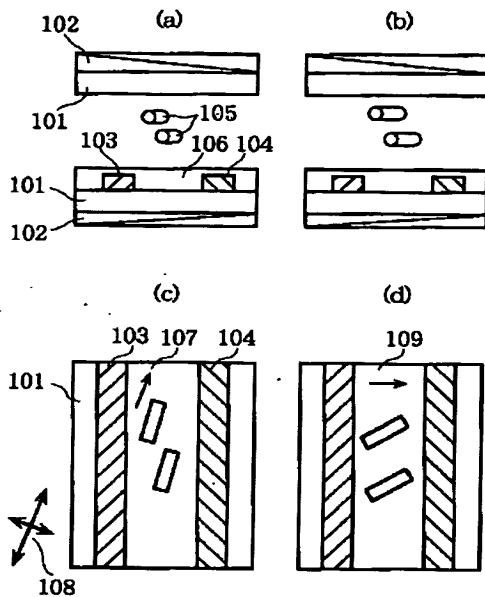
【図20】



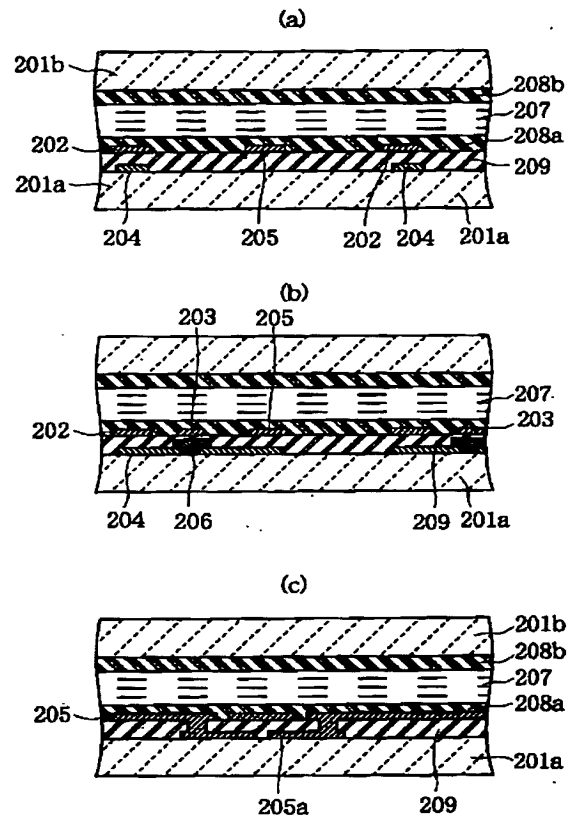
【図21】



【図 2 3】



【図 2 4】



フロントページの続き

(51) Int. Cl. ⁷

G 0 2 F 1/1368

1/139

H 0 1 L 21/3205

識別記号

F I

G 0 2 F 1/1368

1/137

H 0 1 L 21/88

テ-マコ-ド (参考)

5 0 5

A

(31) 優先権主張番号 特願2000-23687(P2000-23687)

(32) 優先日 平成12年2月1日(2000. 2. 1)

(33) 優先権主張国 日本(JP)

(72) 発明者 井上 一生

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 塩田 昭教

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 佐藤 一郎

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 佐谷 裕司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 木村 雅典

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 浅田 智

大阪府門真市大字門真1006番地 松下電器
産業株式会社内